مجله کنترل
ISSN (print) 2008-8345
ISSN (online) 2538-3752
مقاله پژوهشی
جلد ۱۵، شماره ۴، زمستان ۱۴۰۰، صفحه ۴۷-۳۹

طراحی کنترل‌کننده ولتاژ دیجیتال برای مبدل‌های تجدیدپذیر تکفاز متصل به شبکه

حمید حسن پور [۱]، مهدی احسانیان [۲]

[۱] فارغ‌التحصیل کارشناسی ارشد مهندسی برق، دانشکده مهندسی برق ،گروه الکترونیک، دانشگاه صنعتی خواجه نصیرالدین طوسی تهران،
h.hassanpour@email.kntu.ac.ir
[۲] دانشیار، دانشکده مهندسی برق، گروه الکترونیک، دانشگاه صنعتی خواجه نصیرالدین طوسی تهران ehsanian@kntu.ac.ir

دریافت: ۱۳۹۹/۰۳/۱۰ ویرایش : ۱۳۹۹/۰۵/۲۰ پذیرش: ۱۳۹۹/۰۹/۱۰

چکیده: جداسازی توان سمت شبکه از توان ورودی یکی از مهمترین چالش‌های سیستم‌های تکفاز متصل به منابع تجدیدپذیر است. هدف اصلی در این سیستم‌ها کاهش ظرفیت خازن جداساز می‌باشد. اما کاهش ظرفیت خازن مشکلاتی از قبیل افزایش اعوجاج هارمونیکی کل جریان شبکه و همچنین نوسانات (فراجهش و فروجهش) ولتاژ خازن جداساز را ایجاد می‌کند. لذا استفاده از روش‌های کنترلی جهت بهینه‌سازی عملکرد این سیستم ها ضروری خواهد بود. کنترل‌کننده ولتاژ وظیفه دارد ولتاژ خازن باس را تنظیم کرده، هارمونیک دوم شبکه را حذف و بده بستانی میان هزینه سیستم با دو پارامتر اعوجاج هارمونیکی کل و فراجهش برقرار نماید. در این مقاله یک فیلتر ناچ با رویکرد دیجیتال ارائه شده است که توانسته سرعت پاسخ گذرای سیستم را افزایش دهد و همچنین ریپل هارمونیکی را به خوبی از بین ببرد. روابط مربوط به ظرفیت خازن با اعوجاج هارمونیکی کل و فراجهش بطور کامل فراهم شده است. همچنین روابط ریاضی مربوط به طراحی فیلتر ناچ دیجیتال نیز آورده شده است. تمامی شبیه‌سازی‌ها در محیط سیمولینک متلب انجام شده است. سیستم مورد بررسی یک پنل خورشیدی ۲۵۰ وات متصل به شبکه ۲۲۰ ولت موثر ۵۰ هرتز می‌باشد. میزان اعوجاج هارمونیکی کل جریان تزریقی به شبکه حدودا برابر ۰/۶ درصد بدست آمده است.

کلمات کلیدی: سیستم تجدیدپذیر تکفاز ، اعوجاج هارمونیکی کل، نوسانات ولتاژ، کنترل ولتاژ، فیلتر ناچ دیجیتال.

Design of a Digital Voltage Controller in Single-Phase Grid-Connected Renewable Converters

Hamid Hassanpour, Mehdi Ehsanian

Abstract: Power decoupling of pulsating grid side power from constant source side power is one of the paramount issues in single phase-phase grid-connected renewable systems. The principal aim of such systems is the decrease of the capacitance of the decoupled capacitor. However, this causes some problems such as an increase in the total harmonic distortion (THD) of injected current to the grid and bus voltage fluctuations. By considering the aforementioned explanation, utilizing control strategies is critical to modify system performance. The voltage controller is responsible for adjusting the bus voltage, suppressing the second-order harmonic, and providing a trade-off between system cost and total harmonic distortion as well as bus voltage fluctuations. This paper presents a digital notch filter in order to improve the system transient response and remove the harmonic ripples. The relations between system cost, THD, and bus voltage fluctuations have been described completely. Moreover, the mathematical expressions of the proposed digital notch filter have been provided. The analyzed system is 250 W PV panel connected to a 220 V RMS, 50 HZ grid. The THD of injected current to the grid is approximately 0.6%.

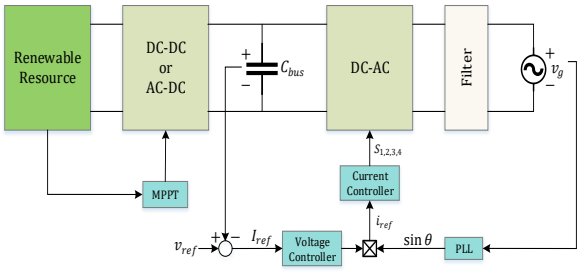
Keywords: Single phase-phase renewable systems, THD, Bus voltage fluctuations, Voltage controller, Digital notch filter.

[Downloaded from joc-isice.ir on 2026-11-02]
[DOR: 20.1001.1.20088345.1400.15.4.4.5]
[DOI: 10.52547/joc.15.4.39]

۱- مقدمه

امروزه استفاده از مبدل‌های قدرت جهت انتقال انرژی از منابع تجدیدپذیر همچون انرژی خورشیدی و بادی به شبکه بسیار مورد توجه قرار گرفته است [۱]. در مراجع ساختارهای متفاوتی برای سیستم‌های تکفاز متصل به شبکه وجود دارد که بطور کلی می‌توانند تک طبقه و یا دو طبقه باشند. در نوع تک طبقه منبع انرژی بطور مستقیم به مبدل DC-AC متصل می‌شود، در حالی که در نوع دو طبقه ابتدا هر منبع انرژی به‌طور مجزا به یک مبدل DC-DC و سپس از طریق خازن جداساز به مبدل DC-AC وصل می‌گردد [۲, ۳]. با توجه به اینکه در ساختار دو طبقه هر منبع بطور مجزا از سایر منابع کار می‌کند، دو مزیت عمده نسبت به ساختار تک طبقه دارد. یک مزیت این است که به واسطه عملکرد مجزا هر منبع انرژی، اگر یکی از منابع دچار مشکل شود اختلالی در عملکرد کل سیستم ایجاد نخواهد کرد. مزیت دوم مربوط به استخراج بیشینه توان منبع انرژی می‌باشد. با توجه به اینکه منابع یکسان (بطور مثال پنل‌های خورشیدی با سازنده مشترک) عملکرد کاملا یکسانی نخواهند داشت، استخراج نقطه بیشینه توان با استفاده از یک روش مشخص برای تمامی منابع باعث از بین رفتن بازدهی سیستم خواهد شد [۴, ۵]. لذا استفاده از ساختار دو طبقه نسبت به ساختار تک ظبقه مزیت خواهد داشت. در این ساختار به‌طور معمول طبقه اول مسئول استخراج توان بیشینه از منبع انرژی و همچنین ایجاد سطح ولتاژ مناسب برای طبقه بعدی است [۶–۸]. طبقه دوم نیز مسئولیت تزریق جریان سینوسی خالص به شبکه را بر عهده دارد. یک المان پسیو که معمولا یک خازن است میان دو طبقه قرار می‌گیرد. این خازن جهت ذخیره‌سازی انرژی و به عبارتی جداسازی توان سینوسی ضربان‌دار شبکه از توان ثابت ورودی به کار گرفته می‌شود [۵].

معمولا خازن‌های الکترولیتی در سیستم‌های تکفاز دو طبقه متصل به شبکه مورد استفاده قرار می‌گیرند. مشکل عمده در استفاده از خازن‌های الکترولیتی طول عمر پایین آن‌ها است [۹]. یکی از راهکارها جهت افزایش طول عمر این سیستم‌ها استفاده از خازن‌های فیلم با طول عمر مناسب می‌باشد. اما هزینه خازن‌های فیلم نسبت به خازن‌های الکترولیتی بسیار بیش‌تر است. لذا برای کاهش هزینه سیستم باید خازن‌های فیلم با ظرفیت کم استفاده شود. اما کاهش ظرفیت خازن موجب افزایش اعوجاج هارمونیکی کل (THD) و همچنین افزایش نوسانات ولتاژ خازن می‌گردد [۶]. جهت رفع این مشکلات از روش‌های کنترلی مناسب بهره گرفته می‌شود. لذا کنترل مبدل‌های تجدیدپذیر تکفاز متصل به شبکه از اهمیت ویژه‌ای برخوردار است [۱۰]. ساختار کلی یک سیستم تکفاز متصل به شبکه به همراه بخش کنترلی مربوط به آن در شکل ۱ مشاهده می‌شود. همانطور که مشخص است طبقه اول معمولا یک مبدل DC-DC برای انرژی خورشیدی و یا مبدل AC-DC برای انرژی بادی می‌باشد. در این طبقه کلیدزنی مبدل مربوطه توسط بخش ردیابی کننده نقطه بیشینه توان (MPPT) انجام می‌پذیرد [۱۱]. طبقه دوم نیز به طور معمول یک اینورتر DC-AC است که بخش کنترلی آن از سه بلوک کنترل کننده ولتاژ (Voltage Controller)، کنترل کننده جریان (Current Controller) و حلقه قفل فاز (PLL) تشکیل شده است. کنترل کننده ولتاژ وظیفه تولید سیگنال دامنه جریان مرجع و کنترل کننده جریان وظیفه تولید جریان سینوسی خالص برای شبکه را بر عهده دارند [۱۲–۱۵]. PLL نیز وظیفه همفاز کردن ولتاژ و جریان شبکه جهت دستیابی به ضریب توان واحد را عهده دار می‌باشد [۱۶, ۱۷]. نحوه عمکرد بخش کنترلی به این شکل است که سیگنال خروجی کنترل کننده ولتاژ در سیگنال خروجی PLL که همفاز با ولتاژ شبکه است ضرب می‌شود و سیگنال حاصل به کنترل کننده جریان داده می‌شود تا نحوه کلیدزنی صحیح برای اینورتر تولید شود [۱۷, ۱۸].



شکل ۱: ساختار کلی سیستم تکفاز متصل به شبکه

طراحی کنترل کننده ولتاژ با دو چالش اساسی رو به رو است. چالش اول فراجهش و فروجهش‌های ولتاژ خازن باس می‌باشد [۷]. فراجهش و فروجهش ولتاژ خازن باس زمانی اتفاق می‌افتد که توان ثابت منبع انرژی دچار تغییر شود. به عنوان مثال زمانی که شدت تابش نور خورشید تغییر می‌کند، بیشینه توان استخراج شده توسط طبقه اول دچار تغییر می‌شود و این باعث فراجهش و یا فروجهش ولتاژ خازن باس می‌گردد. از آن‌جایی که ولتاژ خازن باس باید در محدوده مشخصی قرار بگیرد [۱۹]، تغییرات ولتاژ باید به میزان مناسبی باشد تا عملکرد سیستم دچار مشکل نشود. چالش دوم طراحی حضور ریپل هارمونیک دوم شبکه در ولتاژ خازن می‌باشد که به دلیل تفاوت در توان ضربان‌دار شبکه و توان ثابت استخراج شده از منبع ایجاد می‌شود. حضور ریپل هارمونیک دوم بر روی ولتاژ خازن باس باعث آلوده شدن دامنه جریان مرجع می‌گردد و در نتیجه جریان مرجع شبکه دارای هارمونیک سوم خواهد شد که این امر باعث افزایش THD خواهد گردید.

یکی از روش‌های مرسوم جهت کنترل ولتاژ استفاده از کنترل کننده تناسبی می‌باشد [۲۰]. استفاده از کنترل کننده تناسبی مستلزم بهره‌گیری از مسیر پیشرو توان طبقه اول است که این عمل عملکرد خودکار و جدای از هم طبقات را تحت تاثیر قرار خواهد داد. لذا برای حل این مشکل در مراجع از کنترل کننده تناسبی–انتگرالی استفاده می‌شود [۷, ۲۱, ۲۲]. این کنترل‌کننده نیز توانایی از بین بردن ریپل هارمونیک دوم شبکه را ندارد و استفاده از آن باعث افزایش هارمونیک‌های موجود در جربان تزریقی به شبکه و در نتیجه افزایش THD خواهد گردید. یک روش برای حل این مساله استفاده از خازن با ظرفیت بالا می‌باشد [۷]. اما این ترفند نیز موجب افزایش هزینه می‌شود. رویکرد دیگر استفاده از فیلتر برای حذف

[Downloaded from joc-isice.ir on 2026-11-02]
[DOR: 20.1001.1.20088345.1400.15.4.4.5]
[DOI: 10.52547/joc.15.4.39]

هارمونیک دوم شبکه می‌باشد [۲۳]. در برخی مراجع از فیلتر غیرفعال و در برخی از فیلتر فعال جهت حذف ریپل استفاده شده است [۲۴-۲۶]. در [۶] یک فیلتر ناچ آنالوگ جهت حذف هارمونیک دوم شبکه مورد استفاده قرار گرفته است. اما از آنجایی که پیاده سازی فیلترهای ناچ در پردازنده‌های دیجیتال از اهمیت خاصی برخوردار است، دیجیتال بودن فیلتر ناچ مورد استفاده ضروری می‌باشد [۲۷-۲۹]. رویکرد دیگر جهت رفع این مشکل در [۹] پیشنهاد شده است که درآن از فیلتر دیجیتال پاسخ ضربه محدود (FIR) استفاده شده است. تعداد ضرایب و واحدهای محاسباتی فیلتر مورد استفاده در این روش زیاد است و این امر با عث کندی عملکرد سیستم و همچنین سختی محاسبات خواهد شد. در این مقاله برای حل مشکلات مطرح شده از فیلتر ناچ دیجیتال مرتبه دوم با رویکرد جدید بهره گرفته شده است. در روش ارائه شده فیلتر مورد استفاده دارای دو ضریب می‌باشد که بطور مستقل طراحی می‌شوند. همچنین تعداد واحدهای محاسباتی در این روش کمتر از روش‌های مشابه می‌باشد که باعث افزایش سرعت سیستم در مقایسه با ساختار مشابه آن در مراجع خواهد شد. کنترل کننده ولتاژ مورد استفاده نیز کنترل کننده تناسبی-انتگرالی دیجیتال است.

ساختار مقاله به این شکل می‌باشد: بخش ۲ روابط میان THD، فراجهش و هزینه سیستم را بررسی می کند. بخش ۳ به طراحی کنترل کننده ولتاژ می‌پردازد. بخش ۴ نتایج شبیه‌سازی سیستم را فراهم کرده و در بخش ۵ نیز نتیجه‌گیری ذکر شده است.

۲- رابطه فراجهش، هزینه و THD

با فرض اینکه ولتاژ و جریان تزریقی به شبکه به صورت زیر باشند:

$$v_g(t) = V_g sin(\omega_g t) \quad (۱)$$

$$i_g(t) = I_g sin(\omega_g t + \varphi) \quad (۲)$$

که در آن‌ها ω_g فرکانس شبکه، V_g و I_g به ترتیب دامنه ولتاژ و جریان شبکه و φ اختلاف فاز میان ولتاژ و جریان شبکه هستند. برای داشتن ضریب توان واحد اختلاف فاز میان ولتاژ و جریان شبکه باید صفر باشد (φ=۰). این هم فازی توسط PLL بدست خواهد آمد. لذا توان لحظه‌ای شبکه را می‌توان بصورت زیر به دست آورد:

$$p_g(t) = v_g(t).i_g(t) = \frac{1}{2}V_g I_g + V_g I_g \cos(2\omega_g t) \quad (۳)$$

همانطور که ملاحظه می‌شود توان لحظه‌ای شبکه از دو بخش تشکیل شده است. بخش اول ($\frac{1}{2}V_g I_g$) که ثابت است، نماینده توان dc و بخش دوم ($\frac{1}{2}V_g I_g \cos(2\omega_g t)$) که ضربان‌دار می‌باشد، نماینده توان ac هستند. همانطور که مشخص است توان ac با هارمونیک دوم شبکه ضربان دارد. اگر از تلفات توان اینورتر و فیلتر خروجی صرفنظر شود می‌توان گفت که توان ورودی به اینورتر برابر با توان شبکه خواهد بود. از طرفی توان ورودی اینورتر برآیند توان ورودی طبقه اول (P_{in}) و توان خازن باس ($p_{bus}(t)$) می‌باشد. لذا می‌توان گفت:

$$p_g(t) = P_{in} + p_{bus}(t) \quad (۴)$$

از آنجایی که توان ورودی طبقه اول به واسطه حضور MPPT ثابت می‌باشد، می‌توان نتیجه‌گیری کرد که بخش ثابت توان شبکه ($\frac{1}{2}V_g I_g$) مربوط به توان ورودی طبقه اول و بخش ضربان دار آن مربوط به توان خازن باس می‌باشد. در این صورت می‌توان نوشت:

$$p_{bus}(t) = v_{bus}(t) i_{bus}(t) = v_{bus}(t) C_{bus} \frac{dv_{bus}(t)}{dt} = \frac{1}{2}V_g I_g \cos(2\omega_g t) \quad (۵)$$

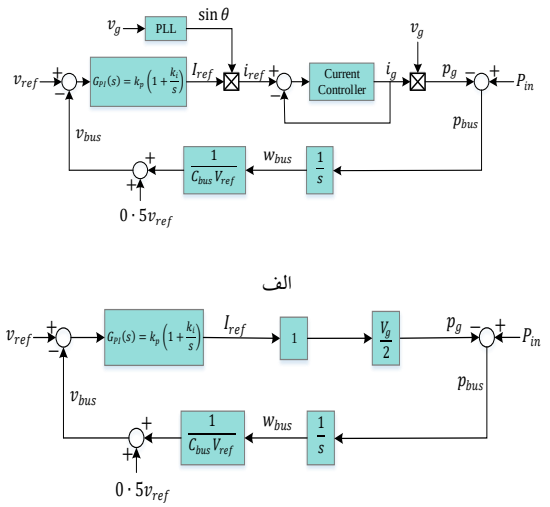
که در آن $v_{bus}(t) = V_{bus} + \tilde{v_{bus}}$ ولتاژ لحظه ای خازن باس می‌باشد که V_{bus} مقدار ثابت و v_{bus} ریپل هارمونیک دوم شبکه هستند. همچنین $i_{bus}(t)$ و C_{bus} به ترتیب جریان لحظه ای و ظرفیت خازن باس می‌باشند. معادله (۵) را می توان بصورت زیر بازنویسی کرد:

$$\frac{d(V_{bus} + \tilde{v_{bus}})}{dt} = \frac{V_g I_g}{2C_{bus}(V_{bus} + \tilde{v_{bus}})} \cos(2\omega_g t) \quad (۶)$$

با فرض $V_{bus} + \tilde{v_{bus}} \approx V_{bus}$، ریپل ولتاژ خازن باس را می‌توان بصورت زیر نوشت:

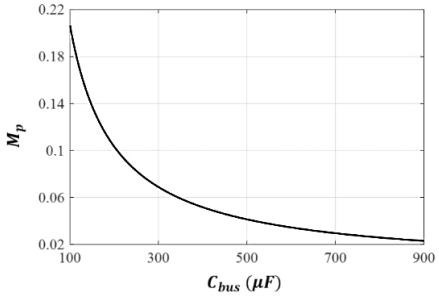
$$\tilde{v_{bus}} = \frac{P_{in}}{2\omega_g C_{bus} V_{bus}} \sin(2\omega_g t) \quad (۷)$$

با توجه به معادله (۷) دامنه ریپل ولتاژ با خازن باس رابطه عکس دارند. همانطور که پیش‌تر بیان شد با توجه به اینکه حضور ریپل هارمونیک دوم بر روی ولتاژ خازن باس یکی از دلایل عمده THD جریان تزریقی به شبکه است لذا می‌توان گفت با کاهش ظرفیت خازن، دامنه ریپل ولتاژ خازن باس افزایش یافته و در نتیجه THD افزایش پیدا خواهد کرد.



شکل ۲: ساختار کنترلی طبقه دوم. الف) حلقه کلی کنترل ولتاژ ب) حلقه خطی تغییرناپذیر با زمان

[Downloaded from joc-isice.ir on 2026-11-02]
[DOR: 20.1001.1.20088345.1400.15.4.4.5]
[DOI: 10.52547/joc.15.4.39]



شکل ۳:میزان فراجهش ولتاژ باس در مقابل ظرفیت خازن باس

ساختار کنترلی طبقه دوم در شکل ۲_الف نشان داده شده است که در آن k_p و k_i به ترتیب بهره‌های تناسبی و انتگرالی کنترل کننده ولتاژ (G_{PI}) هستند. همانطور که ملاحظه می‌شود این ساختار کنترلی از دو حلقه داخلی (حلقه کنترل جریان) و حلقه خارجی (حلقه کنترل ولتاژ) تشکیل شده است. از آنجایی که حلقه کنترل جریان حلقه داخلی می‌باشد لذا باید سرعت آن نسبت به کنترل کننده ولتاژ بیشتر باشد. در واقع می‌توان بیان کرد که کنترل کننده ولتاژ و جریان هیچ تاثیری بر روی یکدیگر ندارند و بطور مستقل از یکدیگر قابل طراحی می‌باشند. از این رو در طراحی کنترل کننده ولتاژ، کنترل کننده جریان به صورت بهره واحد در نظر گرفته می‌شود. همچنین همانطور که در شکل ۲_الف مشخص است حلقه کنترل ولتاژ غیر خطی است. جهت خطی سازی می‌توان تقریب زیر را در نظر گرفت:

$$\sin(\omega_g t)\cdot V_g(t) = \frac{V_g}{2} - \frac{V_g}{2}\cos(2\omega_g t) \approx \frac{V_g}{2} \qquad (۸)$$

با توجه به تقریب‌های در نظر گرفته شده حلقه کنترلی خطی تغییر ناپذیر با زمان مربوط به طبقه دوم را می‌توان در شکل ۲_ب مشاهده کرد.

همانطور که قبلا اشاره شد یکی از چالش‌های اساسی در طراحی کنترل کننده ولتاژ، فراجهش و فروجهش ولتاژ خازن باس می‌باشد که در ادامه به محاسبه این پارامتر می‌پردازیم. معادله مشخصه حلقه کنترل ولتاژ خطی تغییرناپذیر با زمان مربوط به شکل ۲_ب به صورت زیر است [۶]:

$$1 - k_p \frac{1}{sC_{bus}V_{ref}} \frac{V_g}{2}\left(1+\frac{k_i}{s}\right) = 0 \qquad (۹)$$

با مقایسه معادله (۹) با معادله مشخصه مرتبه دوم $s^2 + 2\zeta\omega_n s + \omega_n^2 = 0$ خواهیم داشت [۶]:

$$\begin{cases} 2\zeta\omega_n = -k_p \dfrac{V_g}{2C_{bus}V_{ref}} \\ \omega_n^2 = -k_p \dfrac{V_g k_i}{2C_{bus}V_{ref}} \end{cases} \qquad (۱۰)$$

همانطور که قبلا گفته شد دلیل ایجاد فراجهش و فروجهش ولتاژ خازن باس تغییرات توان ثابت ورودی است. لذا برای محاسبه میزان نوسانات ولتاژ، ولتاژ لحظه‌ای خازن باس به ازای پله توان ورودی با اندازه P به صورت زیر به‌دست می‌آید:

$$\widetilde{v_{bus}(t)} = \frac{P}{C_{bus}V_{ref}\omega_n\sqrt{1-\zeta^2}} e^{-\zeta\omega_n t}\sin\left(\omega_n\sqrt{1-\zeta^2}\,t\right) \qquad (۱۱)$$

لذا میزان فراجهش بصورت زیر خواهد بود:

$$M_p = \frac{P}{C_{bus}V_{ref}^2\omega_n} e^{\frac{\zeta\cos^{-1}\zeta}{\sqrt{1-\zeta^2}}} \qquad (۱۲)$$

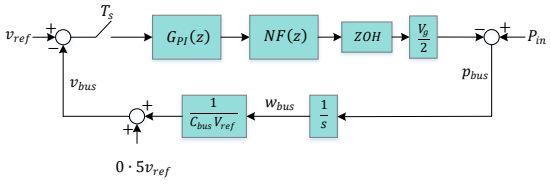
شکل ۳ نمودار فراجهش در مقابل ظرفیت خازن را به ازای مقادیر: V_{ref} = ۴۲۵V و P=۲۵۰W و همچنین مقادیر مشخص ω_n و ζ را نشان می‌دهد. همانطور که مشاهده می‌شود با افزایش ظرفیت خازن مقدار فراجهش کاهش می‌یابد.

مطالب بیان شده در بالا را می‌توان به این شکل خلاصه کرد که با کاهش ظرفیت خازن (کاهش هزینه)، THD جریان تزریقی به شبکه و میزان فراجهش ولتاژ باس زیاد می‌شوند. لذا می‌توان گفت طراحی کنترل کننده ولتاژ با خازن ظرفیت کم یک چالش اساسی است که باید از روش‌های کنترلی برای حل این چالش بهره برد.

۳- طراحی کنترل‌کننده ولتاژ

از آنجایی که تمامی بخش های طراحی شده در نهایت باید در پردازنده دیجیتال پیاده سازی شوند، پیاده سازی سیستم‌ها از اهمیت ویژه‌ای برخوردارند. از طرفی فیلتر ناچ به دلیل باند باریک و گین نامحدود بسیار حساس است و هنگام پیاده سازی می تواند باعث تضعیف عملکرد سیستم گردد. جهت پیاده سازی سیستم های طراحی شده باید توابع تبدیل در حوزه Z در اختیار باشند. بطور کلی دو روش برای بدست آوردن تابع تبدیل در حوزه Z وجود دارد. روش اول طراحی در حوزه S و سپس تبدیل آن به حوزه Z با استفاده از تقریب‌های معروف مانند تقریب Traposide است. اما اختلاف قابل توجهی میان دیاگرام بود فیلتر ناچ آنالوگ و فیلتر ناچ به دست آمده از روش Traposide وجود دارد. لذا می‌توان نتیجه گرفت استفاده از تقریب برای تولید فیلتر ناچ دیجیتال روش مناسبی نمی‌باشد. روش دیگر برای تولید تابع تبدیل در حوزه Z، این است که از ابتدا سیستم در حوزه Z طراحی گردد که در این مقاله از این روش بهره گرفته شده است و فیلتر ناچ از ابتدا در حوزه Z طراحی شده است. در ادامه به طراحی کنترل کننده تناسبی-انتگرالی و همچنین فیلتر ناچ دیجیتال پرداخته می‌شود.

۳-۱ کنترل کننده تناسبی-انتگرالی



شکل ۴ حلقه کنترلی ولتاژ را نشان می‌دهد که شامل کنترل کننده تناسبی-انتگرالی و فیلتر ناچ می‌باشد. تابع تبدیل کنترل کننده تناسبی-انتگرالی به صورت زیر محاسبه می‌شود:

$$G_{PI}(s) = k_p\left(1+\frac{k_i}{s}\right) \qquad (۱۳)$$

همچنین تابع تبدیل فیلتر ناچ که در دو برابر فرکانس شبکه تنظیم شده است به صورت زیر است:

[Downloaded from joc-isice.ir on 2026-11-02]
[DOR: 20.1001.1.20088345.1400.15.4.4.5]
[DOI: 10.52547/joc.15.4.39]

$$G_{NF}(s)=\frac{s^2+\omega_{2f}^2}{s^2+bs+\omega_{2f}^2} \quad (۱۴)$$

که در آن ω_{2f} فرکانس ناچ و b پهنای باند حذف ۳dB- هستند.تبدیل کنترل کننده های آنالوگ به دیجیتال ممکن است بر روی پایداری سیستم تاثیر منفی داشته باشد. از این رو واحد نگهدار مرتبه صفر (ZOH) در حلقه در نظر گرفته شده است. واحد ZOH بطور معمول باعث ایجاد تاخیر در سیستم می‌شود که بطور تقریبی به شکل زیر قابل محاسبه است:

$$\frac{1-e^{-T_s s}}{s}=\frac{1}{s}\left(1-\frac{1-\frac{T_s s}{2}}{1+\frac{T_s s}{2}}\right)=\frac{T_s}{1+\frac{T_s}{2}s} \quad (۱۵)$$

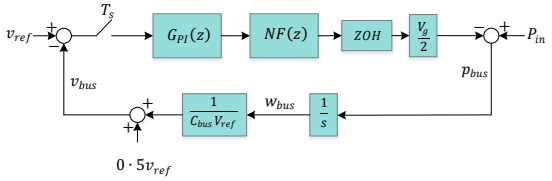
که در آن $T_s=\frac{1}{f_s}$ و f_s دوره و فرکانس نمونه برداری هستند. در این مقاله فرکانس نمونه برداری برای کنترل کننده ولتاژ برابر با ۴۰۰ هرتز که هشت برابر فرکانس شبکه می‌باشد در نظر گرفته شده است. با توجه به اینکه بهره کنترل کننده بطور مستقل تعیین خواهد شد معادله (۱۵) را می‌توان به‌صورت $\frac{1}{1+\frac{T_s}{2}s}$ در نظر گرفت تا فقط تاخیر ایجاد شده توسط این بلوک در نظر گرفته شود.

در نهایت معادله مشخصه حلقه بصورت زیر خواهد بود:

$$1-k_p\left(1+\frac{k_i}{s}\right)\left(\frac{s^2+\omega_{2f}^2}{s^2+bs+\omega_{2f}^2}\right)\left(\frac{1}{1+\frac{T_s}{2}s}\right)\frac{V_g}{2}\frac{1}{sC_{bus}V_{ref}}=0 \quad (۱۶)$$

مکان هندسی ریشه‌ها معادله (۱۶) در مقابل k_p به ازای مقادیر: $k_i=60$ ،$C_{bus}=50\mu F$ ،$V_g=220\sqrt{2}$ ،$V_{ref}=425$ ،$T_s=$ $\frac{1}{400}s$ و $b=150\pi$ به صورت Error! Reference source not found. می‌باشد. بهترین قطب با توجه به مکان هندسی ریشه ها، دورترین نقطه از محور حقیقی در شاخه غالب می‌باشد. همانطور که مشخص است اندازه بهره تناسبی برابر kp=۰/۰۲۲۹ خواهد شد. با مشخص شدن k_i و k_p کنترل کننده تناسبی-انتگرالی آنالوگ طراحی می‌شود. در این مقاله کنترل کننده تناسبی-انتگرالی در فضای s طراحی شده و با استفاده از روش Backward Euler به حوزه z انتقال داده شده است. لذا تابع تبدیل کنترل کننده تناسبی-انتگرالی در حوزه z بصورت زیر خواهد بود:

$$G_{PI}(z)=k_p\left(1+k_i T_s\frac{z}{z-1}\right) \quad (۱۷)$$



شکل ۴:حلقه کنترلی مربوط به کنترل ولتاژ طراحی شده

۲-۳ فیلتر ناچ دیجیتال

به منظور گسسته‌سازی فیلتر ناچ و تبدیل آن از حوزه s به حوزه z از تبدیل Traposide (Tustin) استفاده می‌کنیم. که در آن $s=\frac{2}{T_s}\frac{z-1}{z+1}$ است که T_s دوره نمونه برداری می‌باشد. لذا معادله (۱۴) بصورت زیر قابل بازنویسی است.

$$G_{NF}(z)=\frac{1}{2}\frac{(1+a_2)-2a_1z^{-1}+(1+a_2)z^{-2}}{1-a_1z^{-1}+a_2z^{-2}} \quad (۱۸)$$

که در آن a_1 و a_2 ضرایب فیلتر دیجیتال می‌باشند و به صورت زیر به دست می‌آیند:

$$\begin{cases}a_1=\dfrac{2\left(4-T_s^2\omega_{2f}^2\right)}{4+T_s^2\omega_{2f}^2+2T_sb}\\ a_2=\dfrac{4+T_s^2\omega_{2f}^2-2T_sb}{4+T_s^2\omega_{2f}^2+2T_sb}\end{cases} \quad (۱۹)$$

همانطور که در (۱۹) مشخص است ضرایب فیلتر با استفاده از پارامترهای فیلتر آنالوگ به دست می‌آیند. در ادامه نشان داده خواهد شد که به چه نحوی این ضرایب از طریق پارامترهای فیلتر دیجیتال حاصل می‌شوند. با جاگذاری $z=e^{j\omega T_s}$ در معادله (۱۹) و محاسبه اندازه آن به صورت زیر خواهیم داشت:

$$\left|G_{NF}(e^{j\omega T_s})\right|^2=\frac{\left\{\left(4+T_s^2\omega_{2f}^2\right)\cos\omega T_s-\left(4-T_s^2\omega_{2f}^2\right)\right\}^2}{\left\{\left(4+T_s^2\omega_{2f}^2\right)\cos\omega T_s-\left(4-T_s^2\omega_{2f}^2\right)\right\}^2+4b^2sin^2\omega T_s} \quad (۲۰)$$

حال با توجه به اینکه بهره در فرکانس ناچ ω_o صفر است. در این فرکانس صورت کسر (۲۰) صفر خواهد شد که خواهیم داشت:

$$\cos\omega_oT_s=\frac{1-\omega_{2f}^2}{1+\omega_{2f}^2} \quad (۲۱)$$

لذا فرکانس ناچ فیلتر دیجیتال را می‌توان به‌صورت زیر بدست آورد:

$$\omega_o=\frac{1}{T_s}\cos^{-1}\frac{1-\omega_{2f}^2}{1+\omega_{2f}^2} \quad (۲۲)$$

برای به دست آوردن بهره ۳dB- با توجه به اینکه بهره در این دو فرکانس $\frac{1}{\sqrt{2}}$ باشد. می‌توان با حل معادله زیر به آن دست یافت:

$$\left\{\left(4+T_s^2\omega_{2f}^2\right)\cos\omega T_s-(4-T_s^2\omega_{2f}^2)\right\}^2=4b^2sin^2\omega T_s \quad (۲۳)$$

بعد از اعمال برخی روابط مثلثاتی می‌توان نوشت:

$$\cos(\omega_2-\omega_1)T_s=\frac{(1+\omega_{2f}^2)^2-b^2}{(1+\omega_{2f}^2)^2+b^2} \quad (۲۴)$$

که در آن ω_2 و ω_1 فرکانس‌هایی هستند که بهره در آن ها $\frac{1}{\sqrt{2}}$ است. در نتیجه پهنای باند ۳dB- برای فیلتر دیجیتال که با B مشخص می‌شود به صورت زیر خواهد بود:

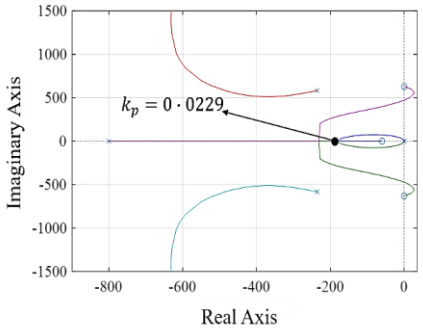
$$B=\frac{1}{T_s}\cos^{-1}\frac{(1+\omega_{2f}^2)^2-b^2}{(1+\omega_{2f}^2)^2+b^2} \quad (۲۵)$$

حال با ترکیب معادلات (۱۹)، (۲۲) و (۲۵) ضرایب فیلتر دیجیتال با استفاده از پارامترهای دیجیتال به صورت زیر بدست خواهند آمد:

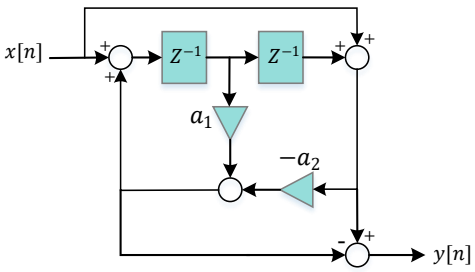
[Downloaded from joc-isice.ir on 2026-11-02]
[DOR: 20.1001.1.20088345.1400.15.4.4.5]
[DOI: 10.52547/joc.15.4.39]

$$\begin{cases} a_1 = \dfrac{2\cos\omega_o T_s}{1+\tan(\frac{BT_s}{2})} \\ a_2 = \dfrac{1-\tan(\frac{BT_s}{2})}{1+\tan(\frac{BT_s}{2})} \end{cases} \quad (۲۶)$$

بلوک دیاگرام فیلتر ناچ جهت پیاده سازی بصورت دیجیتال را نشان می‌دهد که توسط دو ضریب و دو واحد تاخیر بدست می‌آید.



شکل ۵: مکان هندسی ریشه‌های معادله (۱۶) در مقابل k_p



شکل ۶: بلوک دیاگرام فیلتر ناچ

۵- نتایج شبیه‌سازی

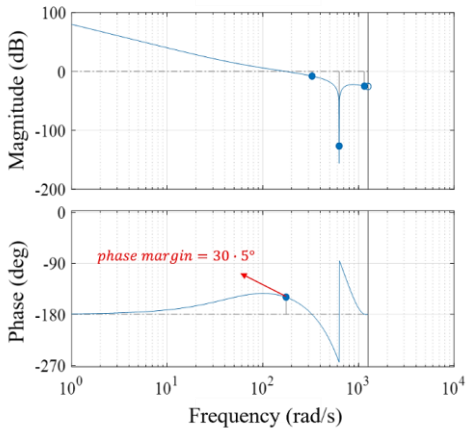
کل ساختار ارائه شده که یک ساختار دو طبقه تکفاز متصل به شبکه می‌باشد در محیط سیمولینک متلب شبیه‌سازی شده است. تمامی اطلاعات مربوط به ساختار شبیه‌سازی شده در جدول ۱ آورده شده است. برای منبع انرژی از یک پنل خورشیدی ۲۵۰ وات استفاده گردیده است. طبقه اول شامل دو بخش است. بخش اول یک مبدل تمام پل تشدید می‌باشد و بخش دوم یک مبدل بوست است. طبقه اول ولتاژ ۴۲۵ ولت را برای طبقه دوم محیا می کند و نحوه کلید زنی و همچنین استخراج بیشینه توان توسط بخش MPPT حاصل می‌شود. جهت پیاده سازی بلوک MPPT از روش هدایت افزایشی (Incremental Conductance) بهره گرفته شده است.

طبقه دوم یک اینورتر تمام پل دو سطحی می‌باشدکه وظیفه تبدیل ولتاژ DC به AC را بر عهده دارد. دلیل استفاده از مبدل ساده دو سطحی ارزیابی هر چه بهتر سیستم کنترلی طراحی شده می‌باشد. فیلتر خروجی نیز یک فیلتر LCL با میرایی غیر فعال است. کنترل کننده جریان نیز بطور جداگانه نسبت به کنترل کننده ولتاژ طراحی شده است و از کنترل کننده تناسبی–رزونانسی (PR) استفاده شده است. PLL مورد استفاده در ساختار ارائه شده یک انتگرال‌گیر تعمیم یافته مرتبه دوم (SOGI) سریع به همراه یک حلقه قفل فرکانس (FLL) می‌باشد.

برای کنترل کننده ولتاژ از کنترل کننده تناسبی–انتگرالی به همراه فیلتر ناچ دیجیتال استفاده شده است که پارامترهای مربوط به آن‌ها در جدول ۱ آورده شده است. دیاگرام بود کنترل کننده ولتاژ با در نظر گرفتن اعداد جدول ۱ در شکل ۷ نشان داده شده است. همانطور که ملاحظه می کنید، کنترل کننده طراحی شده پایدار است و میزان حاشیه فاز آن برابر ۳۰/۵ درجه می‌باشد. اگرچه با انتخاب پارامترهای نامناسب سیستم ناپایدار خواهد گردید.

جدول ۱: اطلاعات مربوط به ساختار شبیه‌سازی شده

پنل خورشیدی	$P_{mpp} = 250\ W. V_{mpp} = 30 \cdot 7\ V.$ $I_{mpp} = 8 \cdot 15\ A$
طبقه اول	$L_{boost} = 200\ mH$ full bridge duty cycle= 50%
خازن باس	$V_{ref} = 425\ V. C_{bus} = 50\ \mu F.$ $sample\ time\ T_s = 1/400$
طبقه دوم	$f_{sw} = 12\ kHz.$ Bus Voltage Controller: $k_i = 60. k_p = 0 \cdot 0229$ Digital Notch Filter: $\omega_0 = 200\pi. B = 150\pi.$ $a_1 = 7 \cdot 3412e^{-17}. a_2 = 0 \cdot 1989$
فیلتر خروجی	$L_1 = 10\ mH. L_2 = 5\ mH.$ $C = 1\ \mu F. R = 30\ \Omega$
شبکه	$V_g = 220\ (RMS). f_g = 50\ Hz$

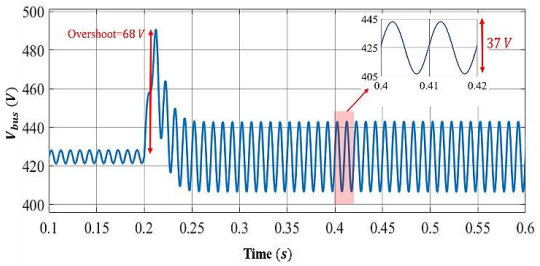


شکل ۷ :دیاگرام بود مربوط به حلقه کنترلی ولتاژ باس

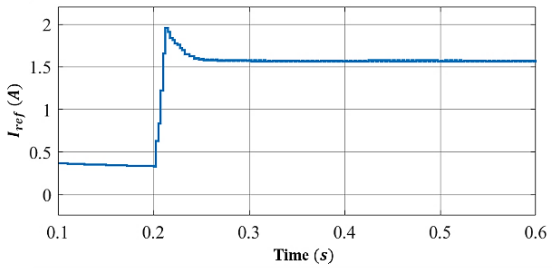
شکل ۸_الف نمودار ولتاژ خازن باس را نشان می‌دهد که برای یک پله توان ۲۰۰ واتی منبع ورودی حاصل شده است. همانطور که ملاحظه

[Downloaded from joc-isice.ir on 2026-11-02]
[DOR: 20.1001.1.20088345.1400.15.4.4.5]
[DOI: 10.52547/joc.15.4.39]

می‌کنید میزان فراجهش اتفاق افتاده برای ولتاژ باس ۶۸ ولت است. شکل ۸_ب نمودار دامنه جریان مرجع شبکه را نشان می‌دهد. مشخص است که فیلتر ناچ توانسته به خوبی ریپل هارمونیک دوم شبکه را حذف کند و دامنه جریان مرجع تقریبا مقدار ثابت و بدون اعوجاجی دارد. شکل ۹_الف و شکل ۹_ب نیز به ترتیب شکل موج های ولتاژ و جریان شبکه را نشان می‌هند. همچنین همانطورکه شکل ۱۰ نشان می‌دهد میزان THD جریان تزریقی به شبکه در توان ۲۵۰ وات برابر ۰/۶۳ می‌باشد.

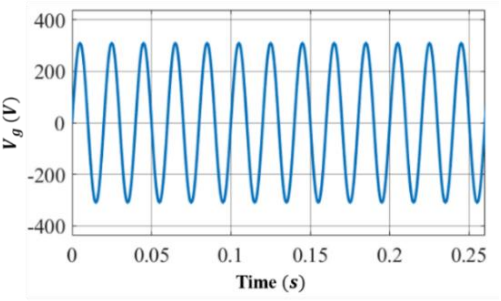


الف

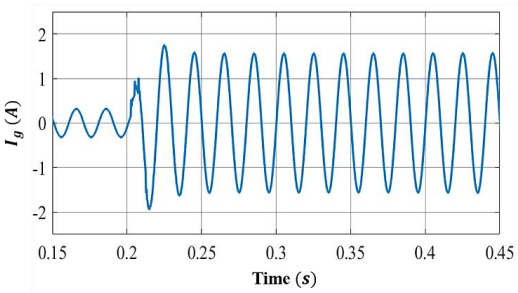


ب

شکل ۸ :شکل موج‌های مربوط به الف) ولتاژ خازن باس ب) دامنه جریان مرجع شبکه

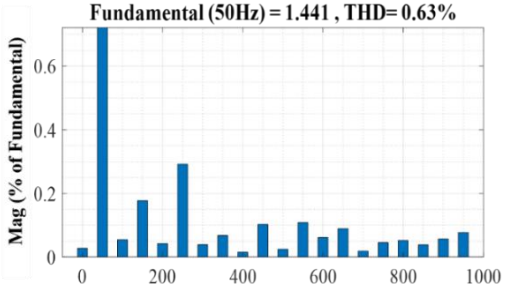


الف



ب

شکل ۹ :شکل موج‌های مربوط به الف) ولتاژ شبکه ب) جریان شبکه



شکل ۱۰ :طیف هارمونیکی جریان شبکه به ازای توان ورودی ۲۵۰ وات

در ادامه به نتایج حاصل از مقایسه میان ساختار ارائه شده با سایر ساختارهای مشابه در مراجع پرداخته خواهد شد. با توجه به اینکه نوع کنترل کننده از لحاظ دیجیتالی یا آنالوگی بودن اهمیت دارد، دو ساختار آنالوگ و یک ساختار دیجیتال با ساختار ارائه شده در این مقاله مقایسه شده است. ساختار آنالوگ مقایسه شده، ساختار ارائه شده در [۷] می‌باشد. در این ساختار تنها کنترل کننده تناسبی-انتگرالی استفاده گردیده است. ساختار دیگر که در [۹] ارائه شده، از فیلتر دیجیتال بهره برده می‌برد. مقایسه سه ساختار در جدول ۲ خلاصه شده که جهت مقایسه بهتر میان آن‌ها هر چهار ساختار در یک سیستم واحد شبیه سازی شده اند. همانطور که مشاهد می‌کنید ساختار آنالوگ (ستون اول از جدول ۲) از خازن با ظرفیت بسیار بالا استفاده کرده و علی رغم کم بودن فراجهش آن، اندازه ظرفیت خازن آن بسیار زیاد و غیرقابل قبول است. ساختار بعدی (ستون دوم از جدول ۲) یک ساختار آنالوگ می‌باشد که از خازن $۲۲۰\mu F$ استفاده کرده است. همانطور که ملاحظه می کنید علی رغم فراجهش و اعوجاج هارمونیکی پایین در آن از خازن با ظرفیت بالا استفاده شده است. ساختار بعدی (ستون سوم جدول ۲) که ساختار دیجیتال دارد از ۴ ضریب برای فیلتر استفاده کرده و دارای سه واحد تاخیر است. ظرفیت خازن برای این ساختار $۲۰\ \mu F$ و میزان THD برابر یک درصد هستند. اما میزان فراجهش برای این ساختار ۹۰ ولت است. ساختار ارائه شده (ستون چهارم جدول ۲) که از کنترل کننده دیجیتال با ۲ ضریب و ۲ واحد تاخیر بهره می‌برد با استفاده از خازن $۲۰\ \mu F$ توانسته به THD یک درصدی و فراجهش ۶۳ ولتی دست یابد. با توجه به مطالب بیان شده ساختار پیش‌نهادی به دلیل استفاده از خازن با ظرفیت کمتر بهتر از ساختار اول است. همچنین با توجه به اینکه تعداد واحدهای تاخیر درساختار ارائه شده نسبت به ساختار دوم کمتر است می‌توان بیان کرد که ساختار ارائه شده علی رغم برابری اندازه ظرفیت خازن ها از ساختار دوم سریع تر است. از طرفی ساختار ارائه شده از دو ضریب برای فیلتر استفاده می کند که این باعث کاهش بار محاسباتی این ساختار نسبت به ساختارهای دیگر می‌شود. همچنین ساختار ارائه شده به ازای ظرفیت برابر با ساختار دوم اندازه فراجهش کمتری دارد.

[Downloaded from joc-isice.ir on 2026-11-02]
[DOR: 20.1001.1.20088345.1400.15.4.4.5]
[DOI: 10.52547/joc.15.4.39]

جدول ۲: اطلاعات مربوط به ساختار شبیه‌سازی شده

ساختار / پارامتر	[۷]	[۸]	[۹]	ساختار ارائه شده
نوع	آنالوگ	آنالوگ	دیجیتال	دیجیتال
تعداد ضرایب	–	–	۴	۲
تعداد واحد تاخیر	–	–	۳	۲
ظرفیت خازن	۵۶۲ μF	۲۲۰μF	۲۰ μF	۲۰ μF
THD (توان ۲۵۰ وات)	٪ ۲/۱	٪۱	٪۱	٪۱
فراجهش (پله ۵۰ وات)	۵ ولت	۵ ولت	۹۰ ولت	۶۳ ولت

۸- نتیجه‌گیری

در این مقاله چالش‌های پیش روی طراحی کنترل کننده ولتاژ برای سیستم‌های تجدیدپذیر تکفاز متصل به شبکه مورد بررسی قرار گرفت. همچنین یک فیلتر ناچ دیجیتال جدید ارائه شد که تنها با استفاده از دو واحد تاخیر و دو ضریب طراحی شد. کنترل کننده ولتاژ طراحی شده نسبت به کنترل کننده‌های مشابه خود در مراجع عملکرد بهتری داشت. تمامی سیستم در محیط سیمولینک متلب مورد شبیه‌سازی قرار گرفت که در آن از خازن جداساز با ظرفیت ۵۰μF استفاده شد. مقدار فراجهش برای پله ۲۰۰ واتی برابر ۶۸ ولت بدست آمد و همچنین THD جریان تزریقی به شبکه در توان ۲۵۰ وات حدود ۰/۶ درصد شد.

مراجع

[1] S. B. Kjaer, J. K. Pedersen, and F. Blaabjerg, "A review of single-phase grid-connected inverters for photovoltaic modules," IEEE Transactions on Industry Applications, vol. 41, no. 5, pp. 1292-1306, 2005.

[2] H. Hu, S. Harb, N. Kutkut, I. Batarseh, and Z. J. Shen, "Power decoupling techniques for micro-inverters in PV systems-a review," in 2010 IEEE Energy Conversion Congress and Exposition, 2010, pp. 3235-3240.

[3] Q. Li and P. Wolfs, "A Review of the Single Phase Photovoltaic Module Integrated Converter Topologies With Three Different DC Link Configurations," IEEE Transactions on Power Electronics, vol. 23, no. 3, pp. 1320-1333, 2008.

[4] K. Alluhaybi, I. Batarseh, and H. Hu, "Comprehensive Review and Comparison of Single-Phase Grid-Tied Photovoltaic Microinverters," IEEE Journal of Emerging and Selected Topics in Power Electronics, vol. 8, no. 2, pp. 1310-1329, 2020.

[5] H. Hu, S. Harb, N. Kutkut, I. Batarseh, and Z. J. Shen, "A Review of Power Decoupling Techniques for Microinverters With Three Different Decoupling Capacitor Locations in PV Systems," IEEE Transactions on Power Electronics, vol. 28, no. 6, pp. 2711-2726, 2013.

[6] S. A. Khajehoddin, M. Karimi-Ghartemani, P. K. Jain, and A. Bakhshai, "DC-Bus Design and Control for a Single-Phase Grid-Connected Renewable Converter With a Small Energy Storage Component," IEEE Transactions on Power Electronics, vol. 28, no. 7, pp. 3245-3254, 2013.

[7] M. Karimi-Ghartemani, S. A. Khajehoddin, P. Jain, and A. Bakhshai, "A Systematic Approach to DC-Bus Control Design in Single-Phase Grid-Connected Renewable Converters," IEEE Transactions on Power Electronics, vol. 28, no. 7, pp. 3158-3166, 2013.

[8] S. Taghizadeh, M. Karimi-Ghartemani, M. J. Hossain, and J. Lu, "A Fast and Robust DC-Bus Voltage Control Method for Single-Phase Voltage-Source DC/AC Converters," IEEE Transactions on Power Electronics, vol. 34, no. 9, pp. 9202-9212, 2019.

[9] Y. Levron, S. Canaday, and R. W. Erickson, "Bus Voltage Control With Zero Distortion and High Bandwidth for Single-Phase Solar Inverters," IEEE Transactions on Power Electronics, vol. 31, no. 1, pp. 258-269, 2016.

[10] B. Li, S. Huang, and X. Chen, "Performance improvement for two-stage single-phase grid-connected converters using a fast dc bus control scheme and a novel synchronous frame current controller," Energies, vol. 10, no. 3, p. 389, 2017.

[11] S. M. Tayebi, H. Hu, and I. Batarseh, "Advanced DC-Link Voltage Regulation and Capacitor Optimization for Three-Phase Microinverters," IEEE Transactions on Industrial Electronics, vol. 66, no. 1, pp. 307-317, 2019.

[12] M. Merai, M. W. Naouar, I. Slama-Belkhodja, and E. Monmasson, "An Adaptive PI Controller Design for DC-Link Voltage Control of Single-Phase Grid-Connected Converters," IEEE Transactions on Industrial Electronics, vol. 66, no. 8, pp. 6241-6249, 2019.

[13] C. Bao, X. Ruan, X. Wang, W. Li, D. Pan, and K. Weng, "Step-by-Step Controller Design for LCL-Type Grid-Connected Inverter with Capacitor–Current-Feedback Active-Damping," IEEE Transactions on Power Electronics, vol. 29, no. 3, pp. 1239-1253, 2014.

[Downloaded from joc-isice.ir on 2026-11-02]
[DOR: 20.1001.1.20088345.1400.15.4.4.5]
[DOI: 10.52547/joc.15.4.39]

[14] M. Ebrahimi, S. A. Khajehoddin, and M. Karimi-Ghartemani, "Fast and Robust Single-Phase DQ Current Controller for Smart Inverter Applications," IEEE Transactions on Power Electronics, vol. 31, no. 5, pp. 3968-3976, 2016.

[15] S. Golestan, J. M. Guerrero, and J. C. Vasquez, "Single-Phase PLLs: A Review of Recent Advances," IEEE Transactions on Power Electronics, vol. 32, no. 12, pp. 9013-9030, 2017.

[16] C. M. Hackl and M. Landerer, "Modified Second-Order Generalized Integrators With Modified Frequency Locked Loop for Fast Harmonics Estimation of Distorted Single-Phase Signals," IEEE Transactions on Power Electronics, vol. 35, no. 3, pp. 3298-3309, 2020.

[17] M. Xie, H. Wen, C. Zhu, and Y. Yang, "DC Offset Rejection Improvement in Single-Phase SOGI-PLL Algorithms: Methods Review and Experimental Evaluation," IEEE Access, vol. 5, pp. 12810-12819, 2017.

[18] S. Taghizadeh, M. J. Hossain, J. Lu, and M. Karimi-Ghartemani, "An Enhanced DC-Bus Voltage-Control Loop for Single-Phase Grid-Connected DC/AC Converters," IEEE Transactions on Power Electronics, vol. 34, no. 6, pp. 5819-5829, 2019.

[19] G. Feng, L. Ding, P. C. Loh, T. Yi, and W. Peng, "Indirect dc-link voltage control of two-stage single-phase PV inverter," in 2009 IEEE Energy Conversion Congress and Exposition, 2009, pp. 1166-1172.

[20] M. Ciobotaru, R. Teodorescu, and F. Blaabjerg, "Control of single-stage single-phase PV inverter," in 2005 European Conference on Power Electronics and Applications, 2005, pp. 10 pp.-P.10.

[21] L. Zhang, K. Sun, Y. Xing, L. Feng, and H. Ge, "A Modular Grid-Connected Photovoltaic Generation System Based on DC Bus," IEEE Transactions on Power Electronics, vol. 26, no. 2, pp. 523-531, 2011.

[22] C. Meza, J. J. Negroni, D. Biel, and F. Guinjoan, "Energy-Balance Modeling and Discrete Control for Single-Phase Grid-Connected PV Central Inverters," IEEE Transactions on Industrial Electronics, vol. 55, no. 7, pp. 2734-2743, 2008.

[23] P. T. Krein, R. S. Balog, and M. Mirjafari, "Minimum Energy and Capacitance Requirements for Single-Phase Inverters and Rectifiers Using a Ripple Port," IEEE Transactions on Power Electronics, vol. 27, no. 11, pp. 4690-4698, 2012.

[24] R. Balog and P. T. Krein, "Automatic tuning of coupled inductor filters," in 2002 IEEE 33rd Annual IEEE Power Electronics Specialists Conference. Proceedings (Cat. No.02CH37289), 2002, vol. 2, pp. 591-596 vol.2.

[25] W. Chen and S. Y. R. Hui, "Elimination of an Electrolytic Capacitor in AC/DC Light-Emitting Diode (LED) Driver With High Input Power Factor and Constant Output Current," IEEE Transactions on Power Electronics, vol. 27, no. 3, pp. 1598-1607, 2012.

[26] P. T. Krein and R. S. Balog, "Cost-Effective Hundred-Year Life for Single-Phase Inverters and Rectifiers in Solar and LED Lighting Applications Based on Minimum Capacitance Requirements and a Ripple Power Port," in 2009 Twenty-Fourth Annual IEEE Applied Power Electronics Conference and Exposition, 2009, pp. 620-625.

[27] W. Yao, Y. Yang, X. Zhang, F. Blaabjerg, and P. C. Loh, "Design and Analysis of Robust Active Damping for LCL Filters Using Digital Notch Filters," IEEE Transactions on Power Electronics, vol. 32, no. 3, pp. 2360-2375, 2017.

[28] A. G. Yepes, F. D. Freijedo, J. Doval-Gandoy, L. Ó, J. Malvar, and P. Fernandez-Comesaña, "Effects of Discretization Methods on the Performance of Resonant Controllers," IEEE Transactions on Power Electronics, vol. 25, no. 7, pp. 1692-1712, 2010.

[29] K. Hirano, S. Nishimura, and S. Mitra, "Design of Digital Notch Filters," IEEE Transactions on Communications, vol. 22, no. 7, pp. 964-970, 1974.

[Downloaded from joc-isice.ir on 2026-11-02]
[DOR: 20.1001.1.20088345.1400.15.4.4.5]
[DOI: 10.52547/joc.15.4.39]