مجله کنترل
جلد ۵، شماره ۳، پاییز ۱۳۹۰، صفحه ۲۳-۱۱

ارائه روشی تقریبی برای طراحی دکوپلر و بررسی مصالحه در روش طراحی دوپله ای بااستفاده از دکوپلر و حلقه بستن ترتیبی در سیستم های چندمتغیره خطی پایدار

قاسم کرچی[۱]، عارف شاه منصوریان[۲]

[۱]دانشجوی ارشد مهندسی کنترل، گروه کنترل، دانشگاه بین‌المللی امام خمینی (ره)، kerchi@ikiu.ac.ir

[۲]استادیار، دانشکده فنی مهندسی، دانشگاه بین‌المللی امام خمینی (ره)، shahmansoorian@ikiu.ac.ir

(تاریخ دریافت مقاله ۱۳۸۹/۳/۱۰، تاریخ پذیرش مقاله ۱۳۹۰/۸/۲۴)

چکیده : در این مقاله روشی جدید برای طراحی دکوپلر دینامیکی ارائه شده است. این روش بر اساس رسم مشخصه فرکانسی دکوپلر و تخمین زدن آن با استفاده از تابع تبدیلی سره، پایدار و علی در بازه فرکانسی معین بنا شده است. در ادامه در مورد ارتباط طراحی دکوپلر و کنترل کننده و نقش آن در کاهش تداخل حلقه ها بحث شده است. در انتها روش حلقه بستن ترتیبی با تست رله و کنترل کننده PID با روش طراحی دکوپلر ارائه شده ترکیب شده است. نتایج موفقیت آمیز این روش در دکوپله کردن سیستم با استفاده از شبیه سازی نشان داده شده است.

کلمات کلیدی : چند ورودی چند خروجی، دکوپلر ، حلقه بستن ترتیبی، تست رله، PID

Presentation of an Approximate Method for the Design of Decoupler and Study the Compromise in Two-step Design Method using Decoupler and Sequential Loop Closing for Stable Linear Multivariable Systems

Ghasem Kerchi , Aref Shahmansoorian

Abstract

In this paper a new method to design dynamical decoupler is presented. This method is based on drawing the frequency characteristic of decoupler and its estimation by using of a proper, stable and causal transfer function in a determined frequency range.Then has been discussed about the relationship between design decoupler and controller and its role in reducing the interactions of loops. Finally the sequential loop closing method with relay test and PID controllers is combined with the proposed decoupler design method. Successful results of this method in decoupling the multivariable system is shown with simulation.

Keyword : MIMO , Decoupler , Sequential design , Relay test , PID

[Downloaded from joc-isice.ir on 2026-11-02]
[DOR: 20.1001.1.20088345.1390.5.3.2.1]

۱. مقدمه

ایده اصلی در روش های طراحی دکوپلر این است که یک جبران ساز به گونه ای طراحی شود که رفتار سیستم چند متغیره بعد از استفاده از جبران ساز به یک سیستم قطری نزدیک شود. چنانچه مطلوب این باشد که دکوپله سازی در یک فرکانس معین صورت گیرد از دکوپلر استاتیکی و برای اینکه دکوپله سازی در یک بازه فرکانسی صورت گیرد از دکوپلر دینامیکی استفاده می شود. دکوپلرهای دینامیکی را در حالت کلی می توان به دو دسته تقسیم کرد. در دسته اول دکوپلر ها مستقیماً به شکل یک تابع تبدیل محاسبه می شوند. از این دسته می توان از دکوپلر مبتنی بر معکوس و دکوپلر با قطر اصلی واحد نام برد که در این مقاله از این دو جبران ساز استفاده شده است [۱۲]. بررسی پایداری در این دکوپلرها نسبتاً ساده بوده ولی طراحی آنها مشکل است. مشکل اصلی در طراحی این جبران ساز ها مواجه شدن با عواملی مثل ناپایداری، ناسره بودن، غیر علی بودن و غیر قابل تحقق بودن درایه های دکوپلر است. در دسته دوم دکوپلر به شکل ساختار فیدبک محاسبه می شود که تابع تبدیل های مسیر پیشخور و مسیر فیدبک برای دکوپلر به راحتی محاسبه می شوند. در این روش مشکل اصلی بررسی پایداری دکوپلر است[۱۳]. برای فر آیند هایی با ابعاد بیشتر از دو ورودی و دو خروجی و تأخیر دار، دکوپله سازی سیستم با استفاده از دکوپلرهایی با تعداد قطب و صفر محدود فقط در یک بازه فرکانسی معین امکان پذیر است. هر چه این بازه فرکانسی بزرگتر باشد عمل دکوپله سازی با کیفیت بهتری انجام می شود. برای اینکه یک سیستم حلقه بسته رفتار دکوپله ی خوبی داشته باشد کنترل کننده ها باید به گونه ای طراحی شوند که سیستم چند متغیره حلقه بسته از بازه ی فرکانسی معین شده توسط دکوپلرها استفاده کند. استفاده از بازه فرکانسی کوچک در سیستم حلقه بسته می تواند عملکرد رضایت بخش دکوپلرها را تضمین کند اما این امر به معنای داشتن زمان نشست طولانی در پاسخ خروجی حلقه بسته بوده و از دیدگاه حذف اغتشاش مناسب نیست. برای اینکه بتوان در سیستم حلقه بسته به زمان نشست کوتاه در پاسخ ها دست پیدا کرد باید کنترل کننده به گونه ای طراحی شود که از بازه فرکانسی بزرگتری استفاده کند و این امر عملکرد دکوپلر را ضعیف تر می کند. در این مقاله برای طراحی دکوپلر سعی شده تا دکوپلر با تعدادی صفر و قطب محدود به گونه ای طراحی شود که تا فرکانسی معین مشخصه فرکانسی مثل نمودار بود برای دکوپلر تقریبی طراحی شده و دکوپلر اصلی غیر قابل تحقق برابر باشد. همچنین در این مقاله با استفاده از رسم نمودار بود برای درایه های دکوپلر شرایطی برای استفاده از دکوپلر استاتیکی ارائه شده است. روش های مختلفی برای طراحی کنترل کننده سیستم های چند متغیره در مقالات معرفی شده است. در این مقاله برای دستیابی به یک طراحی دوپله ای از روش حلقه بستن ترتیبی استفاده شده است [۱-۳]. در این روش حلقه ها به صورت ترتیبی بسته می شوند و معمولا ابتدا سریع ترین حلقه ها بسته می شوند. وجود تداخل در سیستم باعث می شود نتیجه طراحی در روش ترتیبی بسیار وابسته به ترتیب انتخاب شده برای بستن حلقه ها باشد. در [۸] روشی دو پله ای برای طراحی کنترل کننده ارائه شده است. در پله اول دکوپلر طراحی و استفاده می شود و در پله دوم حلقه بستن ترتیبی با استفاده از تست رله صورت می پذیرد. یک اشکال این روش این است که دکوپلر تقریبی طراحی شده تضمینی برای دکوپله کردن سیستم چند متغیره نمی دهد و فقط بعد از استفاده از دکوپلر و شبیه سازی می توان عملکرد دکوپلر را مشاهده کرد. مشکل دوم جدا بودن طراحی دکوپلر و کنترل کننده می باشد. در این مقاله ضمن ارائه یک روش جدید برای طراحی دکوپلر، روش طراحی دو پله ای به گونه ای اصلاح شده است که طراحی پله اول و پله دوم، وابسته به یکدیگر صورت گیرد. همچنین نشان داده شده است که بین عملکرد پله اول و پله دوم مصالحه ای وجود دارد که برای طراحی یک سیستم حلقه بسته با رفتار مطلوب باید ملاحظات عملکرد دکوپلر و عملکرد سیستم حلقه بسته برای ردیابی ورودی پله را به صورت همزمان در نظر گرفت. در بخش دوم روش ارائه شده برای طراحی دکوپلر ارائه شده است. در بخش سوم مقاله تست رله برای تنظیم پارامترهای کنترل کننده درسیستم های چند متغیره معرفی شده است [۴]. در بخش چهارم مقاله برای طراحی کنترل کننده PID تک ورودی تک خروجی از روش مقاوم ارائه شده در [۶] و [۵] استفاده شده است. در بخش پنجم مقاله روش حلقه بستن ترتیبی ارائه شده در [۸] آورده شده است. در بخش ششم مقاله نتایج رضایت بخش دکوپلر طراحی شده با شبیه سازی نشان داده شده است.

۲. طراحی دکوپلر

در این بخش سعی می شود با استفاده از یک جبران ساز دینامیکی تابع تبدیل سیستم چند متغیره معکوس پذیر پایدار مینیمم فاز را به شکل قطری

[Downloaded from joc-isice.ir on 2026-11-02]
[DOR: 20.1001.1.20088345.1390.5.3.2.1]

در آوریم. این کار باعث می شود تداخل حلقه ها با یکدیگر کمتر بوده و رفتار سیستم به چند زیر سیستم تک ورودی تک خروجی نزدیک شود.

۲-۱. دکوپلر با قطر اصلی واحد

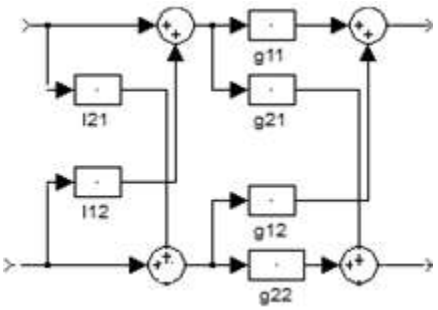
جبران ساز با قطر اصلی واحد را به فرم (۱) در نظر می گیریم.

$$W(s)=\begin{bmatrix}1 & \cdots & I_{1n}\\ \vdots & \ddots & \vdots\\ I_{n1} & \cdots & 1\end{bmatrix} \qquad (۱)$$

برای یک فرآیند دو ورودی دو خروجی فرم جبران ساز به شکل زیر است.

$$W(s)=\begin{bmatrix}1 & I_{12}\\ I_{21} & 1\end{bmatrix}$$

که بلوک دیاگرام آن در شکل ۱ رسم شده است.



شکل ۱. بلوک دیاگرام یک فرآیند دو ورودی دو خروجی به همراه دکوپلر با قطر اصلی واحد

یک روش ساده برای طراحی این جبران ساز این است که فرآیند را در جبران ساز ضرب کنیم و تمام درایه های جواب حاصله به غیر از قطر اصلی را برابر صفر قرار دهیم. به عنوان مثال درایه های یک دکوپلر دو در دو در رابطه (۲) داده شده است.

$$G\times W=\begin{bmatrix}g_{11} & g_{12}\\ g_{21} & g_{22}\end{bmatrix}\times\begin{bmatrix}1 & I_{12}\\ I_{21} & 1\end{bmatrix}=$$

$$\begin{bmatrix}g_{11}+g_{12}I_{21} & g_{11}I_{12}+g_{12}\\ g_{21}+g_{22}I_{21} & g_{21}I_{12}+g_{22}\end{bmatrix}\ \rightarrow$$

$$\begin{cases}g_{11}I_{12}+g_{12}=0\\ g_{21}+g_{22}I_{21}=0\end{cases}\rightarrow\begin{cases}I_{12}=-g_{12}/g_{11}\\ I_{21}=-g_{21}/g_{22}\end{cases} \qquad (۲)$$

به طریق مشابه درایه های یک دکوپلر سه در سه در رابطه (۳) داده شده است.

$$G\times W=$$

$$\begin{bmatrix}\cdots & g_{11}I_{12}+g_{12}+g_{13}I_{32}\\ g_{21}+g_{22}I_{21}+g_{23}I_{31} & \cdots\\ g_{31}+g_{32}I_{21}+g_{33}I_{31} & g_{31}I_{12}+g_{32}+g_{33}I_{32}\end{bmatrix}$$

$$\begin{bmatrix}g_{11}I_{13}+g_{12}I_{23}+g_{13}\\ g_{21}I_{13}+g_{22}I_{23}+g_{23}\\ \cdots\end{bmatrix}$$

$$I_{12}=\frac{g_{32}g_{13}-g_{33}g_{12}}{g_{11}g_{33}-g_{13}g_{31}}\quad I_{13}=\frac{g_{12}g_{23}-g_{22}g_{13}}{g_{11}g_{22}-g_{12}g_{21}}$$

$$I_{21}=\frac{g_{31}g_{23}-g_{21}g_{33}}{g_{22}g_{33}-g_{23}g_{32}}\quad I_{23}=\frac{g_{13}g_{21}-g_{11}g_{23}}{g_{11}g_{22}-g_{12}g_{21}}$$

$$I_{31}=\frac{g_{32}g_{21}-g_{22}g_{31}}{g_{22}g_{33}-g_{23}g_{32}}\quad I_{32}=\frac{g_{31}g_{12}-g_{11}g_{32}}{g_{11}g_{33}-g_{13}g_{31}}$$

(۳)

به دست آوردن یک فرم بسته برای درایه های دکوپلر $n\times n$ با این روش کار مشکلی است و می توان از دکوپلر مبتنی بر معکوس استفاده کرد.

۲-۲. دکوپلر مبتنی بر معکوس

ایده اصلی در طراحی این دکوپلر این است که ضرب شدن یک جبران ساز که معکوس فرآیند باشد، یک ماتریس واحد ایجاد می کند که قطری است و تداخل در آن وجود ندارد [۱۲]. البته ما نیازمندیم که سیستم قطری شود ولی اینکه قطر اصلی نزدیک به یک شود از اهداف دکوپله کردن سیستم نیست. مزیت طراحی دکوپلرهای مبتنی بر معکوس سادگی طراحی آنهاست که این مسئله برای سیستم های بزرگ تر اهمیت بیشتری پیدا می کند. دکوپلر مبتنی بر معکوس می تواند دینامیکی یا استاتیکی باشد. دکوپلر استاتیکی در رابطه (۴) می تواند سیستم چندمتغیره را در فرکانس های کوچک دکوپله کند.

$$W=G(0)^{-1} \qquad (۴)$$

دکوپلر دینامیکی در رابطه (۵) می تواند سیستم چندمتغیره را در فرکانس های بزرگتر نیز دکوپله کند.

[Downloaded from joc-isice.ir on 2026-11-02]
[DOR: 20.1001.1.20088345.1390.5.3.2.1]

$$W = G(s)^{-1} \qquad (۵)$$

۲-۳. ارائه یک تقریب برای طراحی دکوپلر

یک روش جدید برای پیاده سازی دکوپلر برای سیستم های مربعی و پایدار در این قسمت ارائه می شود. در این روش دکوپلر به صورت یک جبران ساز فرض می شود که می تواند با هر یک از روش های مبتنی بر معکوس یا قطر اصلی واحد بدست آمده باشد.

$$w(s) = \begin{bmatrix} I_{11} & \dots & I_{1i} \\ \vdots & \ddots & \vdots \\ I_{j1} & \dots & I_{ji} \end{bmatrix}$$

درایه های این دکوپلر ممکن است ناپایدار، غیرعلی یا ناسره باشند ولی نمودار بود برای این درابه ها قابل رسم است. ابتدا نمودار بود برای هر یک از درایه های دکوپلر رسم می شود. سپس از روی نمودارهای بود رسم شده برای هر درایه یک تقریب برای آن درایه بدست می آید. درایه ها در حالت کلی ممکن است نا سره یا ناپایدار باشند ولی مشخصه فرکانسی آنها را در فرکانس های پایین با استفاده از یک تابع تبدیل سره و پایدار می توان تخمین زد. چنانچه تابع تبدیل فرآیند در فرم تأخیردار داده شده باشد نیز با توجه به این که تقریب زدن فقط در بازه ی فرکانسی کوچک امکان پذیر است و تقریب پده نیز در بازه فرکانسی کوچک تقریب معتبری می باشد به عنوان یک راهکار می توان به جای تأخیرها از تقریب پده استفاده کرد.

$$e^{-Ts} \cong \frac{2-Ts}{2+Ts} \qquad (۶)$$

$$e^{-Ts} \cong \frac{1}{1+Ts} \qquad (۷)$$

این تقریب هر چه فرکانس به صفر نزدیک تر باشد تقریب دقیق تری خواهد بود. رابطه (۶) تقریب دقیق تری را ارئه می دهد ولی ممکن است منجر به ایجاد قطب های ناپایدار در دکوپلر شود . رابطه (۷) تقریب با دقت کمتری را ارائه می دهد ولی استفاده از آن پایداری دکوپلر طراحی شده را تضمین می کند و ما در این قسمت از رابطه (۷) استفاده می کنیم. بعد از استفاده از این تقریب ها درایه های دکوپلر به فرم تابع تبدیل با تعداد قطب و صفر محدود تبدیل می شود ولی در حالت کلی این درایه ها ممکن است پایدار یا سره نباشند. حال با در نظر گرفتن چهار نکته دکوپلر تقریبی طراحی می شود.

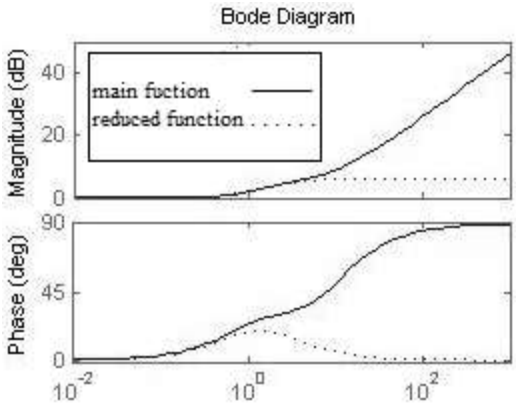
نکته اول اینکه قطب ها و صفرهای بزرگ دکوپلر در فرکانس های بالا تحریک می شوند , در حالیکه کنترل کننده ها از فرکانس های پایین استفاده می کنند و قطب های فرکانس بالا نقش چندانی در دکوپله کردن سیستم حلقه بسته ایفا نمی کنند. اگر پهنای باند مورد استفاده توسط کنترل کننده را پهنای باند مطلوب بنامیم،آنگاه می توان به طور قطع ادعا کرد که قطب ها و صفرهای خارج از پهنای باند مطلوب نقش کمرنگی در دکوپله کردن سیستم حلقه بسته ایفا می کنند. از طرفی اگر فرآیند در فرم تأخیر دار بوده و برای بدست آمدن دکوپلر از تقریب پده استفاده شده باشد،آنگاه از آنجایی که تقریب پده در فرکانس های پایین معتبر است نمی توان انتظار داشت با دخالت دادن قطب ها و صفرهای بزرگ، دکوپله شدن سیستم با کیفیت بهتری صورت بپذیرد.

نکته دوم اینکه در این روش ممکن است در قطب های محاسبه شده برای درایه های دکوپلر قطب ناپایدار دیده شود. به هر حال برای بدست آوردن یک دکوپلر تقریبی این قطب های ناپایدار باید از تابع تبدیل درایه های دکوپلر حذف شوند. ضمنا بعد از حذف یک قطب مشخصات فرکانسی مثل نمودار بود و.... در فرکانس های بالا تر از قطب حذف شده شکل کاملا متفاوتی پیدا می کنند و بنابراین صفرها وقطب های بزرگ تر نامعتبر می باشند و تمام آنها را می توان حذف کرد. این دکوپلر می تواند در فرکانس های کمتر از قطب حذف شده به خوبی عمل کند. پس کنترل کننده برای خوب دکوپله شدن سیستم باید به گونه ای طراحی شود که پهنای باند مورد استفاده سیستم حلقه بسته (پهنای باند مطلوب) کمتر از مقدار فرکانس تحریک قطب حذف شده باشد.

نکته سوم اینکه درایه های دکوپلر بدست آمده ممکن است ناسره باشند. در این شرایط با حذف تعدادی ازصفرهای خارج از پهنای باند مورد استفاده می توان آن را سره کرد. این کار تاثیر چندانی در عملکرد دکوپلر برای سیستم حلقه بسته نخواهد داشت. به عنوان مثال در شکل ۲ نمودار بود برای یک تابع تبدیل ناسره و سره شده همان تابع تبدیل زمانی که صفر بزرگ آن حذف شده، نمایش داده شده است. همانطورکه مشاهده می شود برای فرکانس های بالا مشخصه فرکانسی متفاوت می شود در حالیکه برای فرکانس های کوچک مشخصه فرکانسی دو تابع تبدیل برابر است.

$$0.2\frac{(s+1)(s+10)}{(s+2)} \quad \rightarrow \quad 2\frac{(s+1)}{(s+2)}$$

[Downloaded from joc-isice.ir on 2026-11-02]
[DOR: 20.1001.1.20088345.1390.5.3.2.1]



شکل ۲. نمودار بود برای تابع تبدیل ناسره و تابع تبدیل سره شده با حذف صفر بزرگ

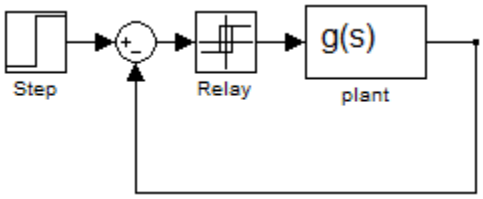
نکته چهارم برای داشتن عملکرد دکوپله راضی کننده در سیستم حلقه بسته باید کنترل کننده ها به گونه ای طراحی شوند که پهنای باند مورد استفاده در سیستم حلقه بسته کوچک تر از بازه فرکانسی عملکرد دکوپلر باشد تا عملکرد رضایت بخشی از دکوپلر مشاهده کرد. این عمل به معنای داشتن پاسخ هایی با زمان نشست بزرگ بوده که ازدیدگاه حذف اغتشاش چندان مناسب نیست. با در نظر گرفتن این مصالحه می توان به یک طراحی موفق دو پله ای برای سیستم حلقه بسته دست یافت. توجه شود که در این روش تقریبی طراحی دکوپلر، بزرگ بودن مرتبه ی سیستم باعث پیچیدگی طراحی دکوپلر نمی شود زیرا در هر شرایطی فقط از تعداد محدودی صفر و قطب موجود در پهنای باند مطلوب برای تقریب زدن دکوپلر استفاده می شود.

۲-۴. استفاده از دکوپلر استاتیکی

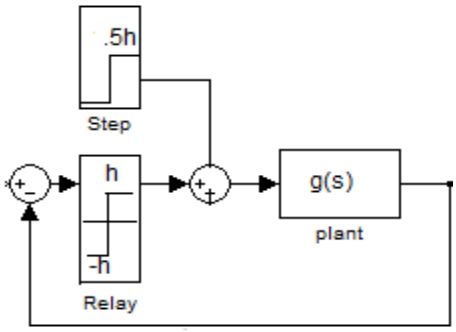
یک معیار برای عرض یابی عملکرد دکوپلر استاتیکی این است که نمودار بود برای تک تک دریه های دکوپلر رسم شود و اگر در محدوده ی پهنای باند مطلوب نمودار بود برای اندازه و فاز، خطی با شیب صفر باشد نشان می دهد که در پهنای باند مورد استفاده دریه های دکوپلر صفر و قطب موثری ندارند و دکوپلر استاتیکی می تواند نتایج رضایت بخشی را برای سیستم حلقه بسته ارائه دهد.

۳. تست شناسایی تابع تبدیل

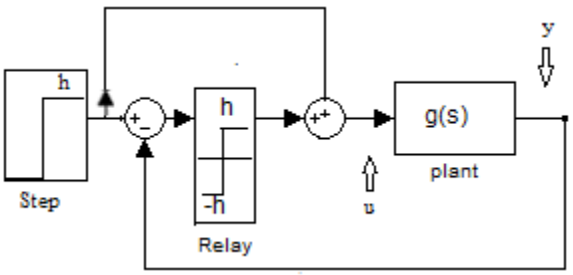
تست رله: این تست یک تست شناسایی تابع تبدیل می باشد. با استفاده از مبحث تابع توصیف کننده می توان نشان داد که سیستم حلقه بسته در شکل ۳ در صورتی دارای سیکل حدی می باشد که فرآیند پایدار بوده و نمودار نایکویست فرآیند با قسمت منفی محور حقیقی تقاطع داشته باشد یا به عبارت دیگر سیستم دارای حد بهره باشد.



شکل ۳. بلوک دیاگرام تست رله

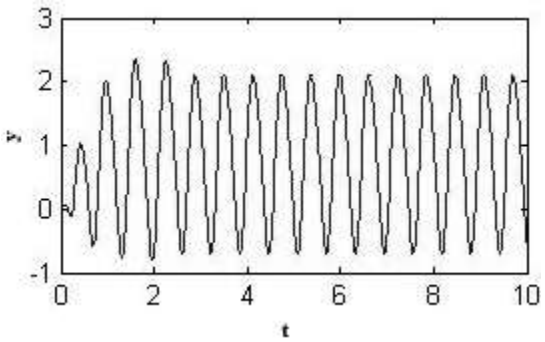


شکل ۴. بلوک دیاگرام تست رله اصلاح شده

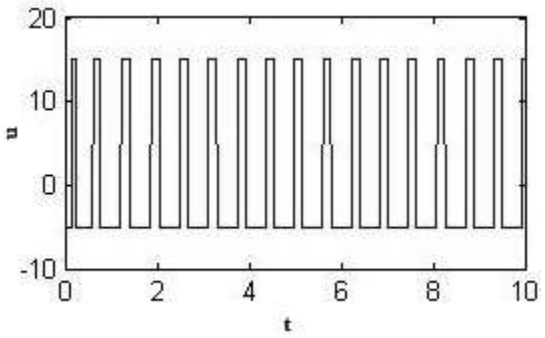


شکل ۵. بلوک دیاگرام تست رله اصلاح شده

[Downloaded from joc-isice.ir on 2026-11-02]
[DOR: 20.1001.1.20088345.1390.5.3.2.1]



شکل ۶. یک نمونه از خروجی سیستم در تست رله



شکل ۷. یک نمونه از ورودی سیستم در تست رله

فرکانس سیکل حدی همان فرکانس قطع فاز می باشد. با کمی اصلاح می توان از حلقه های شکل ۴ و شکل ۵ نیز استفاده کرد. استفاده از حلقه های شکل ۴ و ۵ منجر به سیکل حدی با تقارن بیشتر می شود [۴]. فرکانس سیکل حدی در این حالت کمی کمتر از فرکانس قطع فاز می باشد. به عنوان مثال نمودارهای y و u در شکل ۶ و ۷ رسم شده است. بدیهی است که اگر $G(0) < 0$ باشد برای داشتن سیکل حدی لازم است منطق رله برعکس شود و یا فیدبک مثبت شود. با استفاده ازتست رله می توان یک تقریب درجه اول همراه با تأخیر برای تابع تبدیل بدست آورد.

$$g(s) = \frac{K_p}{Ts+1} e^{-ds} \qquad (۸)$$

درتست رله بعد ازپاسخی گذرا پاسخ به یک سیکل حدی دائمی ختم می شود. بنابراین در طی سیکل حدی جایگزین کردن $s \to \omega j$ تقریب مناسبی می باشد.

$$g(s) = \frac{y(s)}{u(s)} = \frac{\int y(t)e^{-st}dt}{\int u(t)e^{-st}dt}$$

$$g(\omega_0 j) = \frac{y(\omega_0 j)}{u(\omega_0 j)} =$$

$$\frac{\int_0^\infty y(t)\cos(\omega_0 t)\,dt - j\int_0^\infty y(t)\sin(\omega_0 t)dt}{\int_0^\infty u(t)\cos(\omega_0 t)\,dt - j\int_0^\infty u(t)\sin(\omega_0 t)dt}$$

به دلیل متناوب بودن سیگنال های u و y تساوی رابطه به ازای انتگرال گیری در یک دوره تناوب نیز برقرار خواهد بود.

$$\frac{\int_{t_0}^{t_0+mT_e} y(t)\cos(\omega_0 t)\,dt - j\int_{t_0}^{t_0+mT_e} y(t)\sin(\omega_0 t)dt}{\int_{t_0}^{t_0+mT_e} u(t)\cos(\omega_0 t)\,dt - j\int_{t_0}^{t_0+mT_e} u(t)\sin(\omega_0 t)dt}$$

از طرفی فرم تقریب زده شده به فرم رابطه (۸) می باشد. فرکانس سیکل حدی ω_0 به راحتی از روی سیکل حدی ورودی یا خروجی قابل محاسبه می باشد. اولین پارامتر با انتگرال گیری ازسیکل حدی به صورت زیر محاسبه می شود.

$$K_p = g(0) = \frac{\int_{t_0}^{t_0+mT_e} y(t)dt}{\int_{t_0}^{t_0+mT_e} u(t)\,dt} \qquad (۹)$$

در گام بعدی انتگرال ها را به ازای ω_0 محاسبه نموده و $g(\omega_0 j)$ را محاسبه می کنیم. سپس با برابر قرار دادن شرط اندازه و فاز دو پارامتر دیگر محاسبه می شوند.

$$g(\omega_0 j) = \frac{K_p}{T\omega j + 1} e^{-\omega_0 jd}$$

$$T = \sqrt{\left(\frac{K_p^2}{|g(\omega_0 j)|^2} - 1\right)\frac{1}{\omega_0^2}} \qquad (۱۰)$$

$$d = \frac{-phase(g(\omega_0 j)) - phase(T\omega_0 j + 1)}{\omega_0} \qquad (۱۱)$$

با فرض دکوپله شدن سیستم چند متغیره بعد از استفاده از دکوپلر می توان از تست رله برای برای شناسایی تابع تبدیل هر حلقه در سیستم های چند متغیره استفاده کرد.

۴. کنترل کننده

[Downloaded from joc-isice.ir on 2026-11-02]
[DOR: 20.1001.1.20088345.1390.5.3.2.1]

تنظیم کردن پارامترهای PID از تقریب درجه یک با تأخیر فرآیند

برای فرآیندی که به شکل ۸ تقریب زده شده باشد در [۸] روشی آمده است که پارامترهای کنترل کننده PID در فرم ایده آل موازی (۱۳) بدست می آیند.

$$G_c(s) = K_c\left(1 + T_D s + \frac{1}{T_I s}\right) \qquad (۱۳)$$

اگر فرم تقریبی فرآیند در رنج $0.25 \le d/T \le 10$ باشد برای طراحی کنترل کننده از روش مقاوم ارائه شده در [۵] استفاده می شود. در این روش کنترل کننده برای دستیابی به پاسخی مقاوم با میرایی سریع و فراجهش کوچک طراحی می شود. در [۸] نشان داده شده که برای رنج $0.01 \le d/T \le .25$ این روش نتیجه رضایت بخشی ارائه نمی دهد. در این رنج از روش IMC ارائه شده در [۶] استفاده می کنیم. نتایج حاصله درزیر آمده است .

$$\boldsymbol{PI\ control} \quad \left(\mathbf{0.01} \le \frac{\boldsymbol{d}}{\boldsymbol{T}} \le \mathbf{10}\right)$$

$$K_c K_p = \begin{cases} \dfrac{T}{0.005T + 1.53d} & for \dfrac{d}{T} < .25 \\ .292 + 0.482\left(\dfrac{T}{d}\right) + 0.023\left(\dfrac{T}{d}\right)^2 & for \dfrac{d}{T} \ge .25 \end{cases}$$

$$\frac{T_I}{T} = \begin{cases} 1 & for \dfrac{d}{T} < .25 \\ 0.955 + 0.386\left(\dfrac{d}{T}\right) & for \dfrac{d}{T} > .25 \end{cases}$$

$$\boldsymbol{PID\ control} \quad (\mathbf{0.01} \le \frac{\boldsymbol{d}}{\boldsymbol{T}} \le \mathbf{10})$$

$$K_c K_p = \begin{cases} \dfrac{T + .5d}{0.005T + 1.2d} & for\ \dfrac{d}{T} < .25 \\ 0.374 + 0.724\left(\dfrac{T}{d}\right) + .025(\dfrac{T}{d})^2 & for \dfrac{d}{T} \ge .25 \end{cases}$$

$$\frac{T_I}{T} = \begin{cases} 1 + .5\left(\dfrac{d}{T}\right) & for \dfrac{d}{T} < .25 \\ 0.966 + 0.482\left(\dfrac{d}{T}\right) & for \dfrac{d}{T} \ge .25 \end{cases}$$

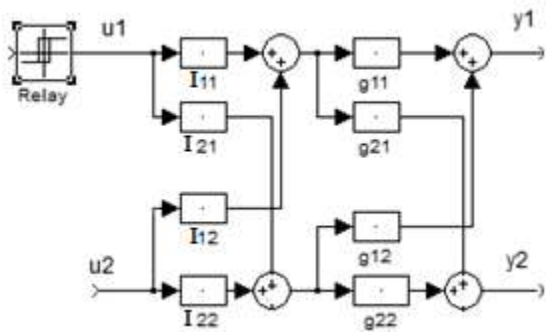
$$\frac{T_D}{T} = \begin{cases} \dfrac{d}{2T+d} & for \dfrac{d}{T} < .25 \\ .5d\dfrac{T_I}{(T+.5d)^2} & for \dfrac{d}{T} \ge .25 \end{cases} \qquad (۱۴)$$

۵. تنظیم کردن ترتیبی حلقه های کنترلی

همیشه یک دغدغه در روش حلقه بستن ترتیبی این است که بعد از بسته شدن حلقه های بعدی، دینامیک حلقه های بسته شده ی قبلی تغییر خواهد کرد. این تغییر در حالی است که این حلقه ها با کنترل کننده های طراحی شده بسته شده اند. این تغییرات دینامیک های جدیدی را با این کنترل کننده ها مواجه کرده و نتیجه حاصل شده قابل پیش بینی نیست. ممکن است در نهایت بعد از بستن آخرین حلقه، اولین حلقه های بسته شده عملکرد متفاوتی از آنچه انتظار داریم نشان دهند. این تاثیر گذاری دینامیک حلقه ها بر یکدیگر ارتباط مستقیمی با تداخل حلقه ها دارد. برای کاهش تداخل قبل از شروع روش حلقه بستن ترتیبی استفاده از یک دکوپلر می تواند نتیجه عملکرد حلقه بستن ترتیبی را بهبود بخشد. یک دغدغه دیگر در روش حلقه بستن ترتیبی این است که کنترل کننده برای هر حلقه تا جایی که ممکن است باید مقاوم طراحی شود. دلیل این امر آن است که بعد ازبستن حلقه های بعدی شرایط حلقه های قبلی تغییر می کند و کنترل کننده های این حلقه ها باید بتوانند تحت شرایط تغییر کرده هم به خوبی عمل کنند. یک دغدغه دیگر در روش حلقه بستن ترتیبی این است که ابتدا کدام حلقه ها برای بسته شدن انتخاب شوند که بستن آنها کمترین تاثیر را روی حلقه های دیگر داشته باشد. یک معیارمیتواند سرعت حلقه ها باشد. در [۷] و [۹] نشان داده شده که حلقه های با سرعت بیشتر تاثیر کمتری بر روی حلقه های با سرعت کمتر دارند. یک معیار می تواند این باشد که ابتدا حلقه های سریع تر بسته شوند سپس حلقه های کندتر بسته شوند. سرعت حلقه ها را می توان از روی محاسبه فرکانس قطع فاز عناصر قطری تابع تبدیل فرایند محاسبه کرد. فرکانس قطع فاز یک عنصر قطری تابع تبدیل را می توان از روی نوسانات ثابت بدست آمده با استفاده از یک کنترل کننده تناسبی محاسبه کرد. راه دیگر و ساده تر محاسبه فرکانس قطع فاز، بستن هر حلقه با قرار دادن یک رله در آن حلقه و محاسبه فرکانس سیکل حدی تولید شده می باشد. توجه شود سرعت حلقه ها قبل و بعد از استفاده از دکوپلر متفاوت خواهد بود و نمی توان از روی سرعت حلقه ها

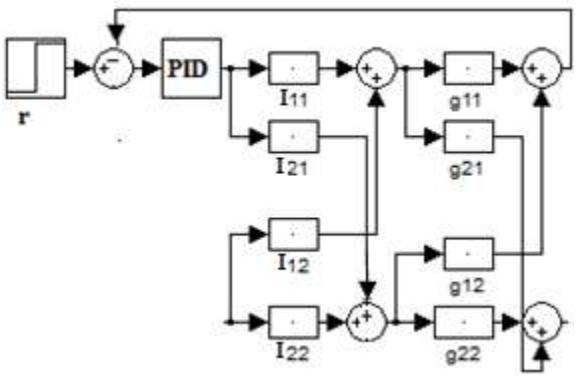
[Downloaded from joc-isice.ir on 2026-11-02]
[DOR: 20.1001.1.20088345.1390.5.3.2.1]

قبل از استفاده از دکوپلر تصمیمی گرفت. برای یک تابع تبدیل 2×2 به همراه دکوپلر نصب شده مراحل به این صورت است.

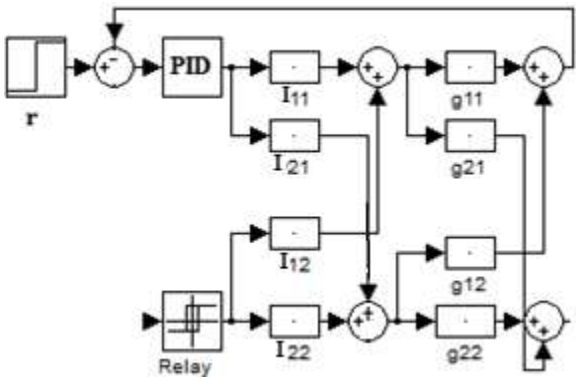


شکل ۸ انجام تست رله در حلقه اول در حالیکه حلقه دوم باز است

ابتدا با استفاده از تست رله سرعت حلقه ها را اندازه گیری می کنیم. فرض کنید سرعت حلقه اول بیشتر باشد آنگاه برای بستن حلقه اول در حالی که حلقه دوم بازاست، یک تست شناسایی رله را روی حلقه اول مطابق شکل ۸ انجام می دهیم و تابع تبدیل $\frac{y1}{u1}$ برای حلقه اول بعداز قرار دادن دکوپلر به دست می آید.

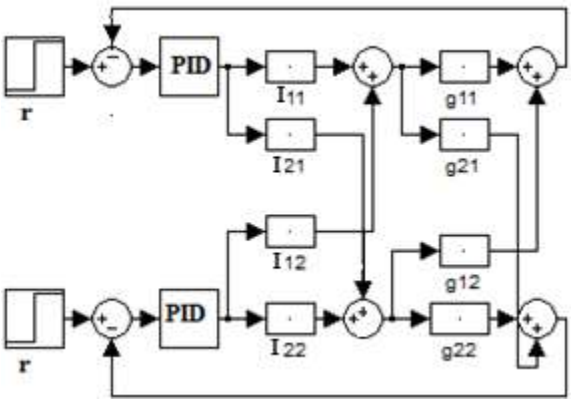


شکل ۹. بستن حلقه اول بعد از انجام تست رله



شکل ۱۰. انجام تست رله در حلقه دوم در حالیکه حلقه اول بسته شده

سپس ضرایب PID را تعیین کرده و حلقه اول را مطابق شکل ۹ میبندیم. در مرحله بعدی مطابق شکل ۱۰ تست شناسایی را در حالی که حلقه اول بسته شده است روی حلقه دوم انجام می دهیم و رابطه $\frac{y2}{u2}$ را میابیم. سپس ضرایب PID را یافته و طبق شکل ۱۱ حلقه دوم را نیز میبندیم.



شکل ۱۱. بستن حلقه دوم بعد از انجام تست رله در حلقه دوم

چنانچه سرعت حلقه ها به هم نزدیک باشد می توان بعد از بستن حلقه دوم دوباره تست شناسایی را در حالی که حلقه دوم بسته است روی حلقه اول انجام داد و پارامترهای PID را دوباره تنظیم کرد و سپس در حالیکه حلقه اول بسته است تست شناسایی را روی حلقه دوم انجام داده و پارامترهای حلقه دوم را نیز دوباره تنظیم کرد. این کار را به قدری می توان انجام داد تا پارامترهای PID به مقادیری معین همگرا شوند[۸]. بعد از همگرایی پارامترها،کنترل کننده ها با توجه به تداخل موجود وظایف کنترلی حلقه خود را با موفقیت انجام می دهند و همگرایی پارامترها تاثیری در کاهش تداخل ندارد. ازاین مباحث می توان دو قانون را نتیجه گرفت. قانون اول اینکه برای بستن حلقه ها بهتر است ابتدا حلقه های تند تر بسته شوند سپس حلقه های کندتر بسته شوند. قانون دوم اینکه حلقه ای که دارای سرعتی بیش از دو برابر سرعت سایر حلقه ها باشد می تواند مانند یک حلقه دکوپله شده رفتارکند و پارامترهای کنترل کننده برای آن حلقه می تواند با صرف نظراز اثر تداخلی تنظیم پارامترهای کنترل کننده های سایر حلقه ها تنظیم شود یا به عبارت دیگر بعد از بستن حلقه های کندتر نیازی به دوباره تنظیم کنترل کننده ی این حلقه نیست.

۶. شبیه سازی

[Downloaded from joc-isice.ir on 2026-11-02]
[DOR: 20.1001.1.20088345.1390.5.3.2.1]

در شبیه سازی برای نشان دادن عملکرد سیستم حلقه بسته از دو دیدگاه دکوپله شدن و ردیابی ورودی پله ابتدا در $t = 0$ به ورودی اول پله واحد اعمال شده و بعد از ماندگار شدن خروجی ها به ورودی بعدی پله واحد داده شده است.

مثال ۱. سیستم پایدار مینیمم فاز زیر را که از [۱۰] برگرفته شده است را درنظربگیرید.

$$G(s) = \begin{bmatrix} \frac{250}{(s+10)(s+5)^2} & \frac{-1200}{(s+10)(s+2)(s+5)^2} \\ \frac{1250}{(s+10)^2(s+5)^2} & \frac{250}{(s+10)(s+5)^2} \end{bmatrix}$$

ابتدا دکوپلر دینامیکی با قطر واحد را محاسبه کرده و از آن برای دکوپله کردن سیستم استفاده می کنیم.

$$I_{21} = \frac{-5}{(s+10)} \qquad I_{12} = \frac{4.8}{(s+2)}$$

با استفاده از این دکوپلرها سیستم به دوسیستم کاملا جدا تبدیل می شود. بنابراین ترتیب حلقه بستن هیچ تاثیری در نتیجه نهایی نخواهد داشت. با انجام تست رله در حلقه اول کنترل کننده حلقه اول برای دستیابی به پاسخی مقاوم با میرایی سریع و فراجهش کوچک با توجه به بخش چهارم مقاله طراحی می شود .

$$g_{11} = \frac{2.2}{1.4s+1} e^{-.18s}$$

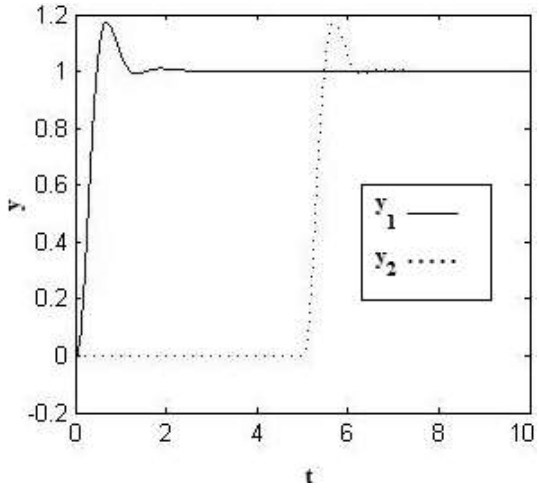
$$\mathrm{k(s)}_{11} = 3.01(1 + .0856\,\mathrm{S} + \frac{1}{1.49S})$$

با انجام تست رله در حلقه دوم بعداز بستن حلقه اول کنترل کننده حلقه دوم نیز طراحی می شود.

$$g_{22} = \frac{2.2}{1.4s+1} e^{-.18s}$$

$$\mathrm{k(s)}_{22} = 3.01(1 + .0856\,\mathrm{S} + \frac{1}{1.49S})$$

نتیجه شبیه سازی در شکل ۱۲ مشاهده می شود. حال می خواهیم ببینیم آیا با استفاده ازدکوپلر استاتیکی برای این سیستم می توان دکوپله سازی موفقی داشت ؟ با توجه به شکل ۱۳ درایه I_{21} دکوپلر تا فرکانس $\omega = 10$ می تواند استاتیکی باشد. درایه I_{12} دکوپلر تا فرکانس $\omega = 2$ می تواند استاتیکی باشد.



شکل ۱۲. پاسخ سیستم حلقه بسته به ورودی پله واحد

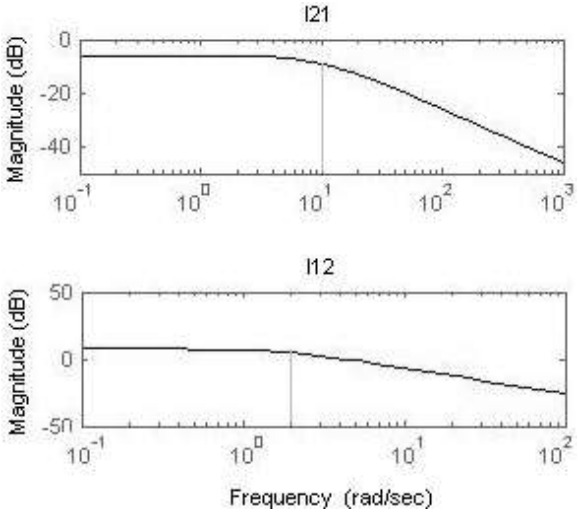
پس با استفاده از دکوپلر استاتیکی حلقه ی یک از حلقه ی دو خوب دکوپله نمی شود مگر اینکه کنترل کننده حلقه دوم به اندازه کافی کند طراحی شود . دکوپلر استاتیکی در فرکانس صفر را محاسبه می کنیم.

$$I_{21} = -0.5 \qquad \mathrm{I}_{12} = 2.4$$

بعد از استفاده از دکوپلر سرعت حلقه ها را محاسبه می کنیم.

$$\omega_1 = 8.16 \qquad \omega_2 = 7.75$$

[Downloaded from joc-isice.ir on 2026-11-02]
[DOR: 20.1001.1.20088345.1390.5.3.2.1]



شکل ۱۳. رسم نمودار اندازه ی بود برای درایه های دکوپلر

تقریبا هر دو حلقه هم سرعت می باشند. تست شناسایی را روی حلقه اول انجام داده و با کنترل کننده ی بدست آمده آن را می بندیم.

$$g_{11} = \frac{2.2e^{-0.19s}}{1.15s+1}$$

$$\mathrm{k(s)}_{11} = 2.41(1 + .0881\ \mathrm{S} + \frac{1}{1.24\mathrm{S}})$$

حلقه اول را بسته و تست را روی حلقه دوم انجام می دهیم.

$$g_{22} = \frac{2.2}{0.49s+1}e^{-.21s}$$

$$\mathrm{k(s)}_{22} = 0.98(1 + .0858\ \mathrm{S} + \frac{1}{0.58\mathrm{S}})$$

بعد از بستن حلقه دوم دوباره حقه اول را تنظیم می کنیم و بعد حلقه دوم و در نهایت کنترل کننده های زیر بدست می آیند.

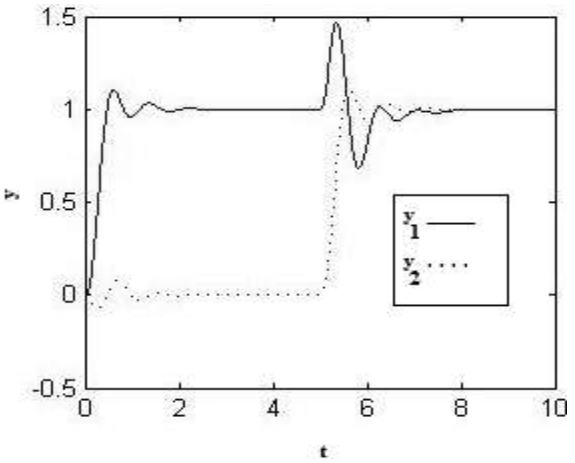
$$\mathrm{k(s)}_{11} = 1.76(1 + .0927\ \mathrm{S} + \frac{1}{.98\mathrm{S}})$$

$$\mathrm{k(s)}_{22} = 1.005(1 + .0879\ \mathrm{S} + \frac{1}{0.607\mathrm{S}})$$

نتایج شبیه سازی در شکل ۱۴ مشاهده می شود.

همانطور که می بینیم نتایج شبیه سازی در شکل ۱۴ تایید می کند که با استفاده ازدکوپلراستاتیکی حلقه یک ازحلقه دو خوب دکوپله نشده است.

می توان با استفاده از I_{21} استاتیکی و I_{12} دینامیکی هم یک دکوپلر خوب داشت.



شکل ۱۴. پاسخ سیستم حلقه بسته به ورودی پله واحد

مثال۲. سیستم پایدار مینیمم فاز زیر از [۱۱] آورده شده است.

$$G(s) = \begin{bmatrix} \frac{1.986e^{-0.71s}}{66.7s+1} & \frac{-5.24e^{-60s}}{400s+1} & \frac{-5.984e^{-2.24s}}{14.29s+1} \\ \frac{-.0204e^{-0.59s}}{(7.14s+1)^2} & \frac{0.33e^{-0.68s}}{(2.38s+1)^2} & \frac{-2.38e^{-0.42s}}{(1.43s+1)^2} \\ \frac{-0.374e^{-7.75s}}{22.22s+1} & \frac{11.3e^{-3.79s}}{(21.74s+1)^2} & \frac{9.811e^{-1.59s}}{(11.36s+1)} \end{bmatrix}$$

برای طراحی دکوپلر با قطر اصلی واحد ابتدا نمودار بود را برای درایه های دکوپلر رسم می کنیم. نمودار بود در شکل ۱۵ نشان می دهد که فقط I_{23} می تواند استاتیکی طراحی شود.

$$W = G(0)^{-1} = \begin{bmatrix} 1 & -0.94 & 26.34 \\ 0.036 & 1 & 8.84 \\ -.0036 & -1.19 & 1 \end{bmatrix}$$

دکوپلر استاتیکی نمی تواند سیستم را به طور رضایت بخش دکوپله کند. بنابراین طراحی دکوپلر دینامیکی را با استفاده از تقریب پده ازرابطه (۷) و با فرم قطر اصلی واحد انجام می دهیم. نمودار های بود نشان می دهند که رفتار دکوپلر تا فرکانس $10^{-0.5} \cong 0.3$ قابل تقریب با یک تابع تبدیل با تعداد صفر و قطب محدود می باشد. بنابراین قطبها و صفرهای با مقدار حقیقی بزرگتر از 0.3 را از تابع تبدیل درایه های دکوپلر حذف می کنیم.

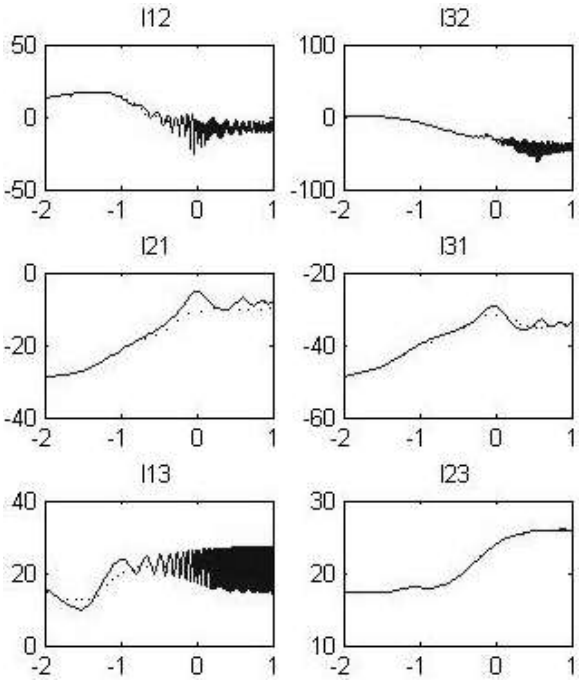
[Downloaded from joc-isice.ir on 2026-11-02]
[DOR: 20.1001.1.20088345.1390.5.3.2.1]

$$I_{21} = .0169 \times \frac{(s^3 + 0.61s^2 + .12s + .0074)}{(s^3 + 0.53s^2 + 0.098s + 0.006)}$$

$$\times \frac{(s^3 + 0.16s^2 + 0.0085s + 0.00014)}{(s^4 + 0.418s^3 + 0.063s^2 + 0.004s + 8.48 \times 10^{-5})}$$

$$I_{31} = 0.022 \frac{(s^3 + 0.599s^2 + 0.117s + 0.0072)}{(s^2 + 0.3925s + .04315)(s + 0.14)^2}$$

$$\times \frac{(s^3 + 0.1s^2 + 8.41 \times 10^{-5}s - .00011)}{(s^3 + 0.2783s^2 + .024s + 0.0006)}$$



شکل ۱۵. نمودار اندازه بود برای درایه های دکوپلر اصلی و دکوپلر به دست آمده با تقریب پده

$$I_{12} = -0.1 \frac{(s^3 + 0.2621s^2 + 0.021s + 0.0005)}{(s^4 + 0.47s^3 + 0.069s^2 + 0.0041s + 9.46 \times 10^{-5})}$$

$$\times \frac{(s^3 + 0.033s^2 + 0.00028s + 1.53 \times 10^{-7})}{(s^4 + 0.11s^3 + 0.0039s^2 + 4.44 \times 10^{-5}s + 8.8 \times 10^{-8})}$$

$$I_{32} = -.0073 \frac{(s^3 + 0.287s^2 + 0.026s + 0.00079)}{(s^4 + 0.47s^3 + 0.069s^2 + 0.0041s + 9.46 \times 10^{-5})}$$

$$\times \frac{(s^3 + 0.064s^2 + 0.00089s + 1.72 \times 10^{-6})}{(s^4 + 0.11s^3 + 0.0039s^2 + 4.44 \times 10^{-5}s + 8.8 \times 10^{-8})}$$

$$I_{13} = 14.3 \times \frac{(s^2 + 0.28s + 0.19)}{(s^2 + 0.28s + 0.197)}$$

$$\frac{(s^3 + 0.038s^2 + 0.00065s + 4.49 \times 10^{-6})}{(s^3 + 0.088s^2 + 0.0013s + 2.43 \times 10^{-6})}$$

$$I_{23} = 7.24 \times \frac{(s^2 + 0.295s + 0.0247)}{(s^2 + 0.28s + 0.197)}$$

$$\frac{(s^3 + 0.076s^2 + 0.0011s + 2.36 \times 10^{-6})}{(s^3 + 0.088s^2 + 0.0013s + 2.43 \times 10^{-6})}$$

بعد از استفاده از دکوپلر سرعت حلقه ها را با تست رله اندازه گیری می کنیم.

$$\omega_1 = 1.75 \qquad \omega_2 = 0.67 \qquad \omega_3 = 0.067$$

پس ترتیب بستن حلقه ها به این شکل می باشد.

$$1 \rightarrow 2 \rightarrow 3$$

ابتدا تست رله را روی حلقه اول انجام می دهیم و کنترل کننده برای دستیابی به پاسخی مقاوم با میرایی سریع و فراجهش کوچک با توجه به بخش چهارم طراحی می شود.

$$g_{11} = \frac{1.85e^{-0.718s}}{61.68s + 1}$$

$$\mathrm{k(s)}_{11} = 28.66(1 + .357S + \frac{1}{62.04S})$$

بعد از بستن حلقه اول تست رله را روی حلقه دوم انجام می دهیم.

$$g_{22} = \frac{3.26e^{-1.67s}}{56.94s + 1}$$

$$\mathrm{k(s)}_{22} = 7.74(1 + 0.82\,S + \frac{1}{57.78S})$$

بعد از بستن حلقه اول و دوم تست رله را روی حلقه سوم انجام می دهیم.

$$\mathrm{k(s)}_{33} = 0.04\left(1 + 4.88\,S + \frac{1}{52.25S}\right)$$

[Downloaded from joc-isice.ir on 2026-11-02]
[DOR: 20.1001.1.20088345.1390.5.3.2.1]

$$g_{33} = \frac{97.16e^{-10.91s}}{46.8s + 1}$$

نتایج این طراحی در شکل ۱۷ مشاهده می شود. برای طراحی کنترل کننـده ی کند می توان کنترل کننده را برای تابع تبدیل با تأخیر های بیشتر طراحی کرد. این طراحی منجر به حلقه بسته کند می شود. تست رلـه را روی حلقـه اول انجام می دهیم.

$$g_{11} = \frac{1.85e^{-0.718s}}{61.68s + 1} \quad \rightarrow \quad d = 0.718 + 10$$

$$\mathrm{k(s)}_{11} = 2.72(1 + 4.93\mathrm{S} + \frac{1}{67.94\mathrm{S}})$$

تأخیر اضافه شده حدود پانزده درصد ثابت زمانی در نظر گرفته شده اسـت. بعد از بستن حلقه اول تست رله را روی حلقه دوم انجام می دهیم.

$$g_{22} = \frac{3.33e^{-1.59s}}{69.32s + 1} \quad \rightarrow d = 1.59 + 10$$

$$\mathrm{k(s)}_{22} = 1.58(1 + 5.35\ \mathrm{S} + \frac{1}{75.11\mathrm{S}})$$

بعد از بستن حلقه اول و دوم تست رله را روی حلقه سوم انجام می دهیم.

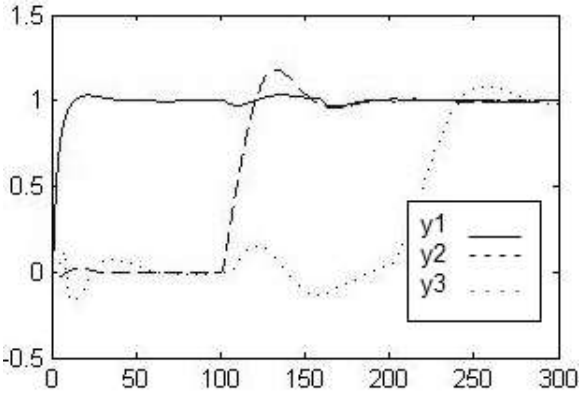
$$g_{33} = \frac{95e^{-6.48s}}{41.22s + 1} \quad \rightarrow \quad d = 6.48 + 10$$

$$\mathrm{k(s)}_{33} = 0.0246\left(1 + 6.63\ \mathrm{S} + \frac{1}{47.76\mathrm{S}}\right)$$

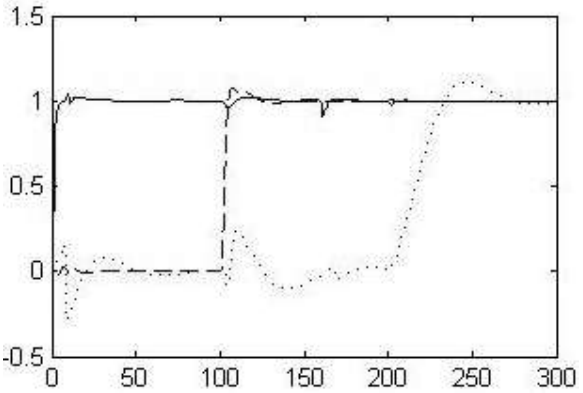
نتایج این طراحی در شکل ۱۶ آورده شده است. در قسمت آخر دکـوپلر و کنترل کننده ی طراحی شده به فرآیند تغییر یافته ی زیر اعمـال مـی شـوند. نتایج در شکل ۱۸ مشاهده می شود.

$$G(s) =$$

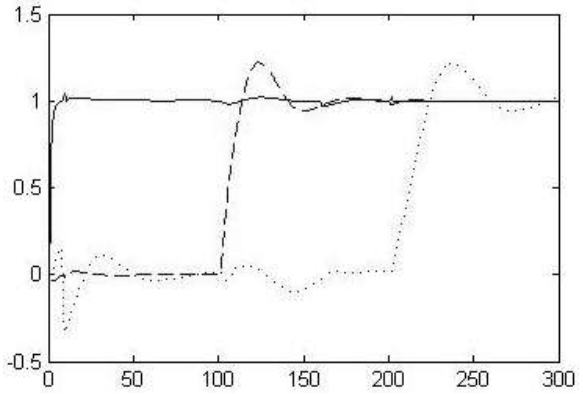
$$\begin{bmatrix} \frac{2\mathrm{e}^{-0.7s}}{68\mathrm{s}+1} & \frac{-5\mathrm{e}^{-60\mathrm{s}}}{400\mathrm{s}+1} & \frac{-6\mathrm{e}^{-2\mathrm{s}}}{14\mathrm{s}+1} \\ \frac{-.03\mathrm{e}^{-0.6\mathrm{s}}}{(7\mathrm{s}+1)^2} & \frac{0.3\mathrm{e}^{-0.7s}}{(2\mathrm{s}+1)^2} & \frac{-2\mathrm{e}^{-0.4\mathrm{s}}}{(2\mathrm{s}+1)^2} \\ \frac{-0.4\mathrm{e}^{-8\mathrm{s}}}{22\mathrm{s}+1} & \frac{11\mathrm{e}^{-4\mathrm{s}}}{(22\mathrm{s}+1)^2} & \frac{10\mathrm{e}^{-1.6\mathrm{s}}}{(11\mathrm{s}+1)} \end{bmatrix}$$



شکل ۱۶. پاسخ سیستم حلقه بسته کند به ورودی پله واحد



شکل ۱۷. پاسخ سیستم حلقه بسته تند به ورودی پله واحد



شکل ۱۸. پاسخ سیستم حلقه بسته تند به ورودی پله واحد برای فرآیند تغییر یافته

نتیجه گیری

فرآیند های صنعتی که عموما فیلترهـای پـایین گـذر مـی باشـند چنانچـه در فرکانس های نزدیک به صفر معکوس پذیر باشند می توان بـه راحتـی آنهـا

[Downloaded from joc-isice.ir on 2026-11-02]
[DOR: 20.1001.1.20088345.1390.5.3.2.1]

را دکوپله کرد. اینکه سیستم حلقه بسته در فرکانس های نزدیک به صفر کار کند توسط کنترل کننده های طراحی شده بعد از نصب دکوپلر تضمین می شود. هر چند در این حالت سیستم دکوپله می باشد اما با طراحی کنترل کننده برای عملکرد سیستم در پهنای باند کوچک، زمان نشست پاسخ ها بزرگ شده و این امر از دیدگاه ردیابی ورودی پله مناسب نیست. طراحی کنترل کننده برای عملکرد سیستم در پهنای باند بزرگتر موجب عملکرد رضایت بخش سیستم ازدیدگاه ردیابی ورودی پله می شود ولی دکوپلرها در فرکانس های بالاتر به خوبی فرکانس های پایین تر عمل نمی کنند. با مقایسه شکل ۱۷ و ۱۶ مشاهده می شود با کوتاه تر شدن زمان نشست و بزرگتر شدن پهنای باند مطلوب توسط کنترل کننده , عملکرد دکوپلرها کمی ضعیف تر شده و عملکرد سیستم در ردیابی ورودی پله بهتر شده است و این امر یک مصالحه بین کیفیت عملکرد دکوپلرها و عملکرد سیستم ازدیدگاه ردیابی ورودی پله را نمایان می سازد. برای انجام یک طراحی دکوپله موفق در نظرگرفتن ملاحظات طراحی دکوپلر و طراحی کنترل کننده باید تواما صورت بپذیرد. در روش ارائه شده در این مقاله دکوپلر به گونه ای طراحی می شود که در یک پهنای باند معین سیستم چند متغیره دکوپله شود که با طراحی کنترل کننده ای که از همین پهنای باند استفاده می کند می توان انتظار داشت سیستم حلقه بسته به شکل رضایت بخشی دکوپله باشد. همچنین شکل ۱۸ نشان می دهد که ساختار ارئه شده در مقابله با عدم قطعیت ها نیز می تواند عملکردی مقاوم از خود نشان دهد.

مراجع

[1] D.Q. Mayne, 1973 "the design of linear multivariable systems",Automatica, 9,201-207.

[2] M.S. Chiu, Y. Arkun, 1992, "A methodology for sequential design of robust decentralized control systems", Automatica, 28, 5, ,997-1001

[3] M. Hovd, S. Skogstad, 1994,"Sequential design of decentralized controllers",Automatica, 30, 10, 1601-1607.

[4] S.H. Shen, C.C. Yu, 1994,"Use of relay feedback test for automatic tuning of multivariable systems", AIChE Jornal, 40, 4, 627-646.

[5] Y. Lee ,S. Park, M. Lee, C. Brosilow , PID controller tuning for desired close loop responses for SISO systems, AIChe J. 44(1)(1998) 106-115.

[6] Schi, T. S., A Method for Closed-Loop Automatic Tuning of PID Controllers. Automatica 1992, 28, 287.

[7] McAvoy, T.J. Interaction analisis: Principles and Application.;Inst. Soc. Of America: North Carolina, 1983.

[8] S.J. Shiu, S.H. Hwang, 1998, "Sequential design method for multivariable decoupling and multiloop PID controllers", Ind. Eng.Chem. Res., 37, 107-119.

[9] Hwang, S. H. Geometric Interpretation and Measures of Dynamic Interactions in Multivariable Control Systems. Ind. Eng. Chem. Res. 1995a, 34. 225.

[10] Niederlinski, A. A Heuristic Approach to the design of Linear Multivariable Interacting Control Systems. *Automatica* 1971, 7 ,691.

[11] Tyreus, B. D. Paper presented at the Lehigh University Distillation Control Short Course , Bethlehem, PA, 1982.

[12] S. Skogstad, I. Postlethwaite, Multivariable Feedback Control: Analysis and Design, second ed., Wiley , Chichester , 2005.

[13] Shinsky FG. Process control system: Application, design and adjustment. 4th ed. New York: McGraw-Hill;1996

[Downloaded from joc-isice.ir on 2026-11-02]
[DOR: 20.1001.1.20088345.1390.5.3.2.1]